

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2003-022050

(43)Date of publication of application : 24.01.2003

(51)Int.Cl. G09G 3/30
G09F 9/30
G09G 3/20
H05B 33/14

(21)Application number : 2001-208520

(71)Applicant : SEIKO EPSON CORP

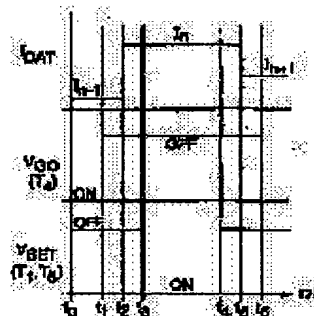
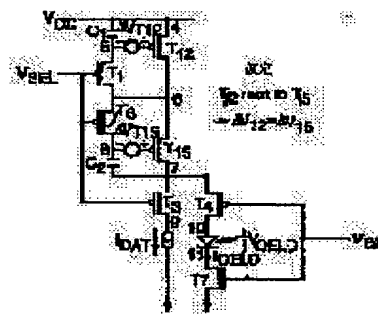
(22)Date of filing : 09.07.2001

(72)Inventor : TAM SIMON

(54) CIRCUIT, DRIVER CIRCUIT, ELECTRO-OPTICAL DEVICE, ORGANIC ELECTROLUMINESCENT DISPLAY DEVICE, ELECTRONIC APPARATUS, METHOD OF CONTROLLING CURRENT SUPPLY TO CURRENT DRIVEN ELEMENT, AND METHOD FOR DRIVING CIRCUIT

(57)Abstract:

PROBLEM TO BE SOLVED: To compensate for unevenness of the luminance of a picture due to variance in threshold between control transistors.
SOLUTION: A driver circuit comprises a p-channel transistor and an n-channel transistor connected as a complementary pair of transistors to provide analog control of the driver current for a current driven element, preferably, an organic electroluminescent element(OEL element). The transistors, being of opposite channel, compensate for any variation in threshold voltage ΔV_T and therefore provide a drive current to the OEL element which is relatively independent of ΔV_T . The complementary pair of transistors can be applied to either voltage driving or current driving pixel driver circuits.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

【特許請求の範囲】

【請求項 1】 電流駆動素子のための駆動回路であって、
前記回路は、
前記電流駆動素子に供給される電流を互いに協働して制御すべく動作するように接続された、n チャンネル型トランジスタと、これに相補的な p チャンネル型トランジスタと、
を有する駆動回路。

【請求項 2】 請求項 1 に記載の駆動回路において、前記相補しあう n チャンネル型及び p チャンネル型トランジスタは、ポリシリコン薄膜トランジスタからなる駆動回路。

【請求項 3】 請求項 2 に記載の駆動回路において、前記相補しあう n チャンネル型及び p チャンネル型トランジスタは、ほぼ等しいしきい値電圧を有する相補型の n チャンネル型及び p チャンネル型トランジスタのペアとなるように、互いに近接した空間配置とされている駆動回路。

【請求項 4】 動作時に電圧駆動回路を構成するように接続された、請求項 1 乃至 3 のいずれかに記載の駆動回路であって、
前記 n チャンネル型及び p チャンネル型のトランジスタそれぞれに対するストレージキャパシタ (storage capacitors、保持容量) と、
それぞれのデータ電圧パルスに対して前記 n チャンネル型及び p チャンネル型のトランジスタそれぞれへの通路を生ずるように接続された、それぞれのスイッチ手段と、
を有する駆動回路。

【請求項 5】 請求項 1 乃至 3 のいずれかに記載の駆動回路であって、
プログラミングステージ (programming stage) 中に、
n チャンネル型トランジスタ及び p チャンネル型トランジスタそれぞれの動作電圧を保持する、それぞれのストレージキャパシタと、
プログラミングステージ中に、電流データ信号源から前記 n チャンネル型と p チャンネル型のトランジスタ及び前記電流駆動素子を流れる第 1 の電流経路を生ずるように接続された第 1 のスイッチ手段と、
リプロダクションステージ (reproduction stage) 中に、前記 n チャンネル型と p チャンネル型のトランジスタ及び前記電流駆動素子を流れる第 2 の電流経路を生ずるように接続された第 2 のスイッチ手段とを有する駆動回路。

【請求項 6】 請求項 5 に記載の駆動回路において、前記第 1 のスイッチ手段及び前記電流データ信号源は、前記電流駆動素子に対する電流源を提供すべく動作するように接続されている駆動回路。

【請求項 7】 請求項 5 に記載の駆動回路において、前

記第 1 のスイッチ手段及び前記電流データ信号源は、前記電流駆動素子に対する電流シンクを提供すべく動作するように接続されている駆動回路。

【請求項 8】 請求項 5 乃至 7 のいずれかに記載の駆動回路において、さらに、プログラミングステージ中、前記 n チャンネル型トランジスタ及び前記 p チャンネル型トランジスタがダイオードとして動作するようにそれぞれをバイアスすべく接続された、それぞれの追加スイッチ手段を有する駆動回路。

【請求項 9】 請求項 8 に記載の駆動回路において、前記各追加スイッチ手段は p チャンネル型トランジスタからなる駆動回路。

【請求項 10】 請求項 5 乃至 9 のいずれかに記載の駆動回路において、前記回路は、ポリシリコン薄膜トランジスタを用いて実現されている駆動回路。

【請求項 11】 請求項 4 に記載の駆動回路において、前記回路は、ポリシリコン薄膜トランジスタを用いて実現されている駆動回路。

【請求項 12】 先行する全ての請求項のいずれかに記載の駆動回路において、前記電流駆動素子はエレクトロルミネッセンス素子である駆動回路。

【請求項 13】 電流駆動素子への電流供給を制御する方法であって、前記電流駆動素子への電流供給を互いに協働して制御すべく動作するように接続された、n チャンネル型トランジスタ及び p チャンネル型トランジスタを設けることを有する方法。

【請求項 14】 請求項 13 に記載の方法であって、ポリシリコン薄膜トランジスタとしての前記 n チャンネル型トランジスタ及び前記 p チャンネル型のトランジスタを設けるステップをさらに有する方法。

【請求項 15】 請求項 14 に記載の方法であって、前記 n チャンネル型トランジスタ及び前記 p チャンネル型のポリシリコン薄膜トランジスタを互いに近接した空間配置に構成するステップをさらに有する方法。

【請求項 16】 請求項 13 乃至 15 のいずれかに記載の方法であって、
前記 n チャンネル型及び前記 p チャンネル型のトランジスタのそれぞれに対するストレージキャパシタと、
それぞれのデータ電圧パルスに対して前記 n チャンネル型及び前記 p チャンネル型のトランジスタのそれぞれへの通路を生ずるように接続された、それぞれのスイッチ手段と、を備えるステップを有し、そのため、
前記電流駆動素子に対する電圧駆動回路を構成すべく動作する方法。

【請求項 17】 請求項 13 乃至 15 のいずれかに記載の方法であって、
前記 n チャンネル型及び前記 p チャンネル型のトランジスタが第 1 モードで動作せしめられ、
電流データ信号源から前記 n チャンネル型及び前記 p チャンネル型のトランジスタと前記電流駆動素子へ流れる

電流経路を生じさせ、

前記 n チャンネル型及び前記 p チャンネル型トランジスタのそれぞれの動作電圧がそれぞれのストレージキャパシタに保持される、プログラミングステージを備えるステップと、

第 2 モード、及び前記 n チャンネル型及び前記 p チャンネル型のトランジスタと前記電流駆動素子へ流れる第 2 の電流経路が生じる、リプログラクションステージを備えるステップと、
を有する方法。

【請求項 18】 請求項 17 に記載の方法において、前記第 1 モードは、前記 n チャンネル型及び前記 p チャンネル型のトランジスタをダイオードとして動作させることを有する方法。

【請求項 19】 エレクトロルミネッセンスディスプレイへの電流供給を制御する方法であって、前記電流駆動素子がエレクトロルミネッセンス素子であることを特徴とする請求項 13 乃至 18 のいずれかに記載の方法を備えた方法。

【請求項 20】 請求項 1 乃至 12 のいずれかに記載の駆動回路を有する有機エレクトロルミネッセンスディスプレイ装置。

【請求項 21】 請求項 20 に記載の有機エレクトロルミネッセンスディスプレイ装置を用いた電子機器。

【請求項 22】 電流駆動素子と少なくとも 2 つのアクティブな素子 (active element) とを有し、前記電流駆動素子は、前記 2 つのアクティブな素子の間に配置される回路。

【請求項 23】 電流駆動素子と少なくとも 2 つのアクティブな素子 (active element) とを有し、前記 2 つのアクティブな素子は前記電流駆動素子を介して接続される回路。

【請求項 24】 請求項 22 又は 23 に記載の回路において、前記 2 つのアクティブな素子はトランジスタであることを特徴とする回路。

【請求項 25】 請求項 24 に記載の回路において、前記 2 つのトランジスタは互いに異なる型のトランジスタであることを特徴とする回路。

【請求項 26】 請求項 22 又は 23 に記載の回路において、前記電流駆動素子は有機エレクトロルミネッセンス素子である回路。

【請求項 27】 請求項 24 に記載の回路において、前記 2 つのトランジスタのゲートは、それぞれのキャパシタに接続されていることを特徴とする回路。

【請求項 28】 請求項 22 に記載の回路を含む電気光学装置。

【請求項 29】 請求項 28 に記載の電気光学装置を含む電子機器。

【請求項 30】 電流駆動素子と、第 1 のアクティブな素子と、前記電流駆動素子の側部、かつ前記第 1 のアク

ティブな素子の反対側に配置された第 2 のアクティブな素子と、を有し、

前記第 1 のアクティブな素子及び第 2 のアクティブな素子により、前記電流駆動素子への電流供給を制御する方法。

【請求項 31】 請求項 30 に記載の方法であって、前記第 1 のアクティブな素子を第 1 のトランジスタに選択するとともに、前記第 2 のアクティブな素子を第 2 のトランジスタに選択するステップを有する方法。

10 【請求項 32】 請求項 31 に記載の方法であって、前記第 1 のトランジスタ及び前記第 2 のトランジスタのうち、少なくとも 1 つのゲート電圧を所定の電流に基づいて決定するステップを有する方法。

【請求項 33】 請求項 32 に記載の方法であって、前記電流駆動素子を含む第 1 の電流経路とは異なる第 2 の電流経路へ前記所定の電流を流すステップを有する方法。

【請求項 34】 請求項 33 に記載の方法であって、前記第 2 の電流経路が、前記第 1 のトランジスタ及び前記第 2 のトランジスタのうち少なくとも 1 つを含むように構成するステップを有する方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、駆動回路に関する。この駆動回路の特徴的な用途の 1 つとして、有機エレクトロルミネッセンス素子を駆動するための回路が挙げられる。

【0002】

30 【従来の技術】有機エレクトロルミネッセンス (OEL) 素子は、アノード層とカソード層に挟まれた発光物質層を備えている。この素子は、電気的には、ダイオードのように動作する。この素子は、光学的には、順バイアス時に発光し、順バイアス電流の増加にともなってその発光強度が増加する。少なくとも 1 つの透明電極層を有しつつ透明基板上に作りこまれた有機エレクトロルミネッセンス素子のマトリクスを用いて、ディスプレイパネルを構築することが可能である。低温ポリシリコン薄膜トランジスタ (TFET) 技術を用いることにより、このパネル上に、駆動回路をも一体的に設けることができる。

【0003】アクティブマトリクス型有機エレクトロルミネッセンスディスプレイ用の基本的なアナログ駆動方式では、原理的に、1 画素につき少なくとも 2 つのトランジスタが必要である。そのような駆動方式を図 1 に示す。トランジスタ T1 は、画素を選択するために設けられており、トランジスタ T2 は、データ電圧信号 VDATA を、有機エレクトロルミネッセンス素子が指定の輝度で発光するための駆動電流に変換するために設けられている。前記データ信号は、画素が選択されていないときには、ストレージキャパシタ (storage capacitor、保持

容量)に保持される。各図には、pチャンネル型の薄膜トランジスタが示されているが、nチャンネル型薄膜トランジスタを用いた回路にも同じ原理が適用できる。

【0004】薄膜トランジスタアナログ回路には問題があり、また、有機エレクトロルミネッセンス素子はダイオードと全く同じように振る舞う訳ではない。しかし、発光物質は、比較的均一な特性を有する。薄膜トランジスタ製造法の性質により、ディスプレイパネルの全領域には、薄膜トランジスタの特性に関する空間的なばらつきが生ずる。薄膜トランジスタアナログ回路において最も重要な考慮すべき点の一つは、デバイス間におけるしきい値電圧 ΔV_T のばらつきである。完全にダイオード的な振る舞いを示さないことに起因する、このような有機エレクトロルミネッセンスディスプレイのばらつきの結果、ディスプレイパネルの画面領域に、画素の輝度の不均一が生ずる。これは著しく画像の品質を損なう。このため、トランジスタ特性のばらつきを補償するための組み込み回路が必要とされている。

【0005】図2に示す回路は、トランジスタ特性のばらつきを補償するための組み込み回路の1つとして挙げられる。この回路において、トランジスタT1は画素を選択するために設けられている。トランジスタT2はアナログ電流制御として機能し、有機エレクトロルミネッセンス素子に駆動電流を供給する。トランジスタT3は、トランジスタT2のドレイン及びゲート間を接続し、トランジスタT2を、ダイオードとして、又は飽和の状態で作動作するモードに切り替える。トランジスタT4は、印加される波形VGPに応答してスイッチとして動作する。トランジスタT1とトランジスタT4は、どの時点においても、どちらか一方のみがオンとなる。図2のタイミングチャートに示される時点t0の初期状態では、トランジスタT1及びトランジスタT3がオフで、トランジスタT4がオンである。トランジスタT4をオフにしたとき、トランジスタT1及びトランジスタT3がオンとなり、所定の(known)値の電流I_{DAT}がトランジスタT2を介して有機エレクトロルミネッセンス素子に流れ込むようにできる。トランジスタT2のしきい値電圧が、トランジスタT2のドレインとゲートを短絡するトランジスタT3がオンの状態で測定される。このため、これがプログラミングステージ(programming stage)である。一方、トランジスタT2は、ダイオードとして動作し、その際、プログラミング電流がトランジスタT1及びトランジスタT2を介して有機エレクトロルミネッセンス素子に流れ込むようにできる。トランジスタT2で検出されるしきい値電圧は、トランジスタT3及びトランジスタT1がオフのとき、トランジスタT2のゲート及びソース端子間に接続されたキャパシタ(容量)C1に保持される。その次に、駆動波形VGPによりトランジスタT4がオンになり、有機エレクトロルミネッセンス素子を通過する電流が電源VDDにより供給され

る。トランジスタT2の出力特性の勾配(slope)が平坦であれば、キャパシタC1において検出され保持されたトランジスタT2のしきい値電圧がどのような値であっても、リプロダクション電流(reproduced current)はプログラム電流と等しくなるであろう。しかし、トランジスタT4をオンにすることにより、トランジスタT2のドレインソース間の電圧は引き上げられ、その結果、出力特性の平坦性により、リプロダクション電流がプログラム電流と等しいレベルに維持される。図2に示された ΔV_{T2} は、仮想的であって、現実のものではない点に注意してほしい。これは、単に、トランジスタT2のしきい値電圧を表現するためだけに使用される。

【0006】その後続く、図2のタイミングチャートにおいてt2からt5の時間範囲で示されるアクティブプログラミングステージにおいては、理論上は、一定値の電流が供給される。リプロダクションステージはt6において開始する。

【0007】

【発明が解決しようとする課題】図2の回路は、図1に示された回路に対する改良となっているが、制御トランジスタのしきい値のばらつきを完全には補償することはできず、ディスプレイ領域における画像の輝度のばらつきは依然として残されている。

【0008】本発明は、改良された駆動回路の提供を試みるものである。その有機エレクトロルミネッセンス素子への応用においては、本発明は、画素駆動トランジスタのしきい値電圧の変動をより良好に補償可能な、改良された画素駆動回路の提供を試み、その結果、パネルのディスプレイ領域におけるより均一な画素の輝度、及び画像品質の向上を提供する。

【0009】

【課題を解決するための手段】本発明の第1の様態によれば、電流駆動素子のための駆動回路であって、前記回路は、前記電流駆動素子に供給される電流を互いに協働して制御すべく動作するように接続された、nチャンネル型トランジスタと、これに相補するpチャンネル型トランジスタとを有する駆動回路が提供される。

【0010】有益には、前記電流駆動素子はエレクトロルミネッセンス(EL)素子である。

【0011】好ましくは、前記駆動回路は、前記nチャンネル型及び前記pチャンネル型のトランジスタのそれぞれに対するストレージキャパシタ(storage capacitors、保持容量)と、それぞれのデータ電圧パルスに対して前記nチャンネル型及び前記pチャンネル型のトランジスタのそれぞれへの通路を生ずるように接続された、それぞれのスイッチ手段とを有する。

【0012】効果的には、前記駆動回路はさらに、プログラミングステージ(programming stage)中に、前記nチャンネル型トランジスタ及び前記pチャンネル型トランジスタそれぞれの動作電圧を保持する、それぞれのス

トレージキャパシタと、前記プログラミングステージ中に、電流データ信号源から前記 n チャンネル型と前記 p チャンネル型のトランジスタ及び前記電流駆動素子を流れる第 1 の電流経路を生ずるように接続された第 1 のスイッチ手段と、リプロダクションステージ (reproduction stage) 中に、前記 n チャンネル型と前記 p チャンネル型のトランジスタ及び前記電流駆動素子を流れる第 2 の電流経路を生ずるように接続された第 2 のスイッチ手段とを有する。

【0013】別の実施形態では、前記第 1 のスイッチ手段及び前記電流データ信号源は、前記電流駆動素子に対する電流源を提供すべく動作するように接続されている。

【0014】さらに別の実施形態では、前記第 1 のスイッチ手段及び前記電流データ信号源は、前記電流駆動素子に対する電流シンクを提供すべく動作するように接続されている。

【0015】本発明の第 2 の様態によれば、電流駆動素子への電流供給を制御する方法であって、前記電流駆動素子への電流供給を互いに協働して制御すべく動作するように接続された、n チャンネル型トランジスタ及び p チャンネル型トランジスタを設けることを有する方法が提供される。

【0016】好ましくは、前記方法は、前記 n チャンネル型及び前記 p チャンネル型のトランジスタのそれぞれに対するストレージキャパシタと、それぞれのデータ電圧パルスに対して前記 n チャンネル型及び前記 p チャンネル型のトランジスタのそれぞれへの通路を生ずるように接続された、それぞれのスイッチ手段とを備えるステップをさらに有し、そのため、前記電流駆動素子に対する電圧駆動回路を構成すべく動作する。

【0017】効果的には、前記方法は、前記 n チャンネル型及び前記 p チャンネル型のトランジスタが第 1 モードで動作せしめられ、電流データ信号源から前記 n チャンネル型及び前記 p チャンネル型のトランジスタと前記電流駆動素子へ流れる電流経路を生じさせ、前記 n チャンネル型及び前記 p チャンネル型のトランジスタのそれぞれの動作電圧が、それぞれの前記ストレージキャパシタに保持されるプログラミングステージを備えるステップと、第 2 モード及び前記 n チャンネル型及び前記 p チャンネル型トランジスタと前記電流駆動素子へと流れる第 2 の電流経路が生ずるリプロダクションステージを備えるステップとを有する。

【0018】有益には、本発明は、前記電流駆動素子がエレクトロルミネッセンス素子であるような、前述のいずれかの発明の方法を含む、エレクトロルミネッセンスディスプレイへの電流供給を制御する方法を提供する。

【0019】本発明の第 3 の様態によれば、請求項 1 乃至 12 のいずれかに記載の駆動回路を有する有機エレクトロルミネッセンスディスプレイ装置をも提供する。

【0020】

【発明の実施の形態】本発明の実施形態について、さらに、具体例を若干の例を挙げて、添付の図面を参照しつつ説明する。

【0021】本発明の駆動回路の概念を図 3 に示す。有機エレクトロルミネッセンス (OEL) 素子は、この有機エレクトロルミネッセンス素子を通して流れる電流用のアナログ電流制御として、協働して動作する 2 つのトランジスタ T12 及び T15 の間に連結されている。トランジスタ T12 は、p チャンネル型トランジスタであり、トランジスタ T15 は、n チャンネル型トランジスタである。それゆえ両者は、協働して、有機エレクトロルミネッセンス素子を流れる電流のアナログ制御を行う相補型のペアとして動作する。

【0022】前述したように、薄膜トランジスタアナログ回路設計において最も重要なパラメータの 1 つは、しきい値電圧 V_T である。回路中のいかなるばらつき ΔV_T も、回路全体の性能に深刻な影響を与える。しきい値電圧のばらつきは、トランジスタのゲートソース電圧特性に対するソースからドレインへの電流の固定水平シフト (rigid horizontal shift) とみなすことができ、トランジスタのゲートにおけるインターフェースチャージ (interface charge) により引き起こされる。

【0023】本発明において、以下のことが認識された。すなわち、用いる製造方法のため、薄膜トランジスタデバイスのアレイでは、隣接する、又は比較的近接した薄膜トランジスタ同士は、同じ、又はほぼ等しい値のしきい値電圧 ΔV_T を示す可能性が高いということである。さらには、p チャンネル型薄膜トランジスタ及び n チャンネル型薄膜トランジスタが等しい ΔV_T を有することの効果は、相補的なので、それぞれ 1 つの p チャンネル型薄膜トランジスタと n チャンネル型薄膜トランジスタからなる薄膜トランジスタペアを用いることにより、しきい値電圧 ΔV_T の変動の補正を実現することができ、有機エレクトロルミネッセンス素子に流れる駆動電流のアナログ制御を実現する、ということが認識された。そのため、駆動電流を、しきい値電圧の変動とは無関係に供給することができる。このような概念を図 3 に示している。

【0024】図 4 は、図 3 に示した有機エレクトロルミネッセンス素子を流れるドレイン電流の、トランジスタ T12 及び T15 の様々なしきい値電圧値 ΔV_T 、 ΔV_{T1} 、 ΔV_{T2} に対するばらつきを示している。電圧 V_1 、 V_2 、及び V_{D1} は、それぞれトランジスタ T12、T15、及び有機エレクトロルミネッセンス素子の両端にかかる、電圧源 V_{DD} からの電圧である。トランジスタ T12 とトランジスタ T15 が等しいしきい値電圧を有し、それが $\Delta V_T = 0$ であるとすれば、有機エレクトロルミネッセンス素子を流れる電流は、図 4 における、p チャンネル型トランジスタ T12 の特性曲線と n チャンネル型トランジスタ T

15の特性曲線との交点Aで与えられる。これを値I0で示している。

【0025】次に、pチャンネル型とnチャンネル型トランジスタのしきい値電圧が $\Delta VT1$ に変化したとすると、有機エレクトロルミネッセンス素子への電流I1は交点Bに定まる。同様に、しきい値電圧が $\Delta V2$ に変化したときには有機エレクトロルミネッセンス素子への電流I2は、交点Cで与えられる。しきい値電圧が変動しても、有機エレクトロルミネッセンス素子を流れる電流の変化は最小限にとどまることが、図4からわかる。

【0026】図5は、電圧駆動式回路として構成された画素駆動回路を示している。この回路は、相補的なペアとして動作し、協働して有機エレクトロルミネッセンス素子のアナログ電流制御となる、pチャンネル型トランジスタT12及びnチャンネル型トランジスタT15を有する。この回路は、トランジスタT12とT15のそれぞれに結合した、ストレージキャパシタ（保持容量）C12及びC15、及びスイッチングトランジスタTA及びTBを有する。トランジスタTA及びTBがオンで、画素が選択されていないとき、データ電圧信号V1及びV2が、ストレージキャパシタC12とC15のそれぞれに保持される。トランジスタTA及びTBは、トランジスタTA及びTBのゲートに印加されるアドレッシング信号 $\phi 1$ 及び $\phi 2$ の選択制御のもとで、パスゲート（pass gate）として機能する。

【0027】図6は、電流プログラム式有機エレクトロルミネッセンス素子駆動回路として構成された、本発明による駆動回路を示している。前記電圧駆動回路と同様に、pチャンネル型トランジスタT12及びnチャンネル型トランジスタT15は、有機エレクトロルミネッセンス素子（OELD）のアナログ制御として機能するように結合されている。トランジスタT12及びT15のそれぞれには、ストレージキャパシタC1及びC2、スイッチングトランジスタT1及びT6が設けられている。図6には、この回路の駆動波形も示されている。どの瞬間にもオンとなるのは、トランジスタ群T1、T3、及びT6、もしくはトランジスタT4のどちらか一方だけである。トランジスタT1及びT6は、それぞれ、トランジスタT12及びT15のドレインゲート間に接続されており、印加される波形VSELに応じてトランジスタT12及びT15を、ダイオードとしての動作と飽和モードのトランジスタとしての動作とのいずれかに切り替えを行う。トランジスタT3もまた、波形VSELを受信するように接続されている。トランジスタT1及びT6は、これらのトランジスタを流れる信号が同じ大きさ（magnitude）になることを確実にするため、いずれもpチャンネル型トランジスタとしている。これは、波形VSELの遷移の際、有機エレクトロルミネッセンス素子を流れるスパイク電流（spike current）を確実に最小限に保つためである。

【0028】図6に示した回路は、公知の電流プログラ

ム式画素駆動回路と、各表示期間（display period）がプログラミングステージ（programming stage）及びディスプレイステージ（display stage）を有する点では同様であるが、有機エレクトロルミネッセンス素子駆動電流を、相補型のチャンネルトランジスタのペアT12及びT15により制御するという特長をさらに有する。図6に示す駆動波形を参照すると、この駆動回路の表示期間は、時刻t0からt6までである。初期状態では、トランジスタT4がオンで、トランジスタT1、T3、及びT6がオフである。トランジスタT4は、波形VGPIによって時刻t1にオフになり、トランジスタT1、T3、及びT6は、時刻t3に波形VSELによってONになる。トランジスタT1及びT6がオンになると、pチャンネル型トランジスタT12及びその相補するnチャンネル型トランジスタT15は、ダイオードとなる第1モードで動作する。当該フレーム期間中の駆動波形は、電流源IDATより、時刻t2から利用可能であり、この波形は時刻t3にオンになるとトランジスタT3を通過する。トランジスタT12及びT15の検出される（detected）しきい値電圧は、キャパシタ（容量）C1及びC2に保持される。図6ではこれらを、仮想的な電圧源 $\Delta VT12$ 及び $\Delta VT15$ として示している。

【0029】その後、トランジスタT1、T3、及びT6は時刻t4にオフとなり、トランジスタT4が時刻t5にオンとなる。そして次に、有機エレクトロルミネッセンス素子（OELD）を流れる電流が電源VDDから、第2モードすなわち飽和モードのトランジスタとして動作する、pチャンネル型トランジスタT12及びnチャンネル型トランジスタT15による制御のもとで供給される。次のことが理解されるであろう、図4について前述したように、有機エレクトロルミネッセンス素子を流れる電流は相補型のpチャンネル型トランジスタT12及びnチャンネル型トランジスタT15により制御されるので、一方のトランジスタにおけるしきい値電圧のいかなるばらつきも、他の反対側のチャンネルのトランジスタによって補償される。

【0030】図6に示す電流プログラム式駆動回路では、スイッチングトランジスタT3は、pチャンネル型トランジスタT12に接続されており、電流源として動作する駆動波形IDATのソースを有する。しかし、スイッチングトランジスタT3は、図7に示すように、nチャンネル型トランジスタT15と結合させてもよい。図7では、IDATは電流シンクとして動作する。図7の回路動作のその他の点は、すべて図6の回路と同じである。

【0031】図8から図11は、本発明による改良された画素駆動回路のSPICEシミュレーションを示す。

【0032】図8を参照すると、有機エレクトロルミネッセンス素子を流れる電流を制御する、pチャンネル型トランジスタ及びnチャンネル型トランジスタの協働による補償効果を示すべくシミュレーションするために、

10

20

30

40

50

駆動波形 I DAT、VGP、VSEL、及び 3 つの値のしきい値電圧、すなわち -1 ボルト、0 ボルト、+1 ボルトが示されている。図 8 からわかるように、初期状態ではしきい値電圧 ΔVT は -1 ボルトに設定され、 0.3×10^{-4} 秒の時点で 0 ボルトに増加し、 0.6×10^{-4} 秒の時点でさらに +1 ボルトに増加する。しかし、図 9 からわかるように、しきい値電圧のそのようなばらつきにも関わらず、有機エレクトロルミネッセンス素子を流れる駆動電流は、比較的無変化なままである。

【0033】有機エレクトロルミネッセンス素子を流れる駆動電流の比較的な安定性は、図 10 においてよりはっきりと見て取れる。この図では、図 9 における応答プロットを拡大している。

【0034】図 10 から解することは、しきい値電圧 ΔVT が 0 の値をとるときの駆動電流値を基準とすると、しきい値電圧 ΔVT が -1 ボルトに変化すると有機エレクトロルミネッセンス素子を流れる駆動電流に約 1.2% の変化が生じ、しきい値電圧 ΔVT が +1 ボルトに変化すると有機エレクトロルミネッセンス素子を流れる駆動電流に約 1.7% の変化が生ずることである。駆動電流のばらつき 8.7% を単なる参考のために示しているが、このばらつきはガンマ補正によって補償できることは、当業者には周知であるので本発明に関する説明は省略する。

【0035】図 11 は、0.2 マイクロアンペアから 1.0 マイクロアンペアの範囲の I DAT レベルに対して、改良された有機エレクトロルミネッセンス素子駆動電流の制御が、本発明による p チャンネル型及び反対の n チャンネル型トランジスタを使用することにより維持される様子を示している。

【0036】以上の説明から、次のことが分かるであろう。p チャンネル型のトランジスタ及び反対の n チャンネル型のトランジスタを、協働させて、エレクトロルミネッセンスデバイスを流れる駆動電流のアナログ制御として使用することにより、p チャンネル型又は n チャンネル型のトランジスタ単独のしきい値電圧におけるばらつきとは異なる、改良された補償効果が得られる。

【0037】好ましくは、n チャンネル型及び p チャンネル型トランジスタは、同じしきい値電圧 ΔVT を有する両トランジスタの補償効果を最大に引き出すために、有機エレクトロルミネッセンス素子 OEL ディスプレイの製造工程において、隣接又は近接したトランジスタとして製造することが好ましい。これら p チャンネル型及び n チャンネル型トランジスタは、両者の出力特性を比較することにより、さらにマッチングを行うこととしてもよい。

【0038】図 12 は、ある有機エレクトロルミネッセンス素子装置における画素駆動回路の実装状態を表す模式的断面図である。図 12 において、符号 132 は正孔注入層を示し、符号 133 は有機エレクトロルミネッセ

ンス層を示し、符号 151 は抵抗もしくは分離体 (separating structure) を示す。スイッチング薄膜トランジスタ 121 及び n チャンネル型の電流薄膜トランジスタ (current thin film transistor) 122 には、例えば公知の薄膜トランジスタ液晶ディスプレイ装置などにおいて使用されるような、トップゲートストラクチャ (top-gate structure) や最高温度が摂氏 600 度以下の製造方法などの、低温ポリシリコン薄膜トランジスタに通常使用される構造及び方法を採用する。しかし、その他の構造や方法なども使用可能である。

【0039】正置 (forward oriented) 有機エレクトロルミネッセンスディスプレイ素子 131 は、アルミニウム製画素電極 115、ITO 製の対向する電極 116、正孔注入層 132、及び有機エレクトロルミネッセンス層 133 から構成される。正置有機エレクトロルミネッセンスディスプレイ素子 131 において、有機エレクトロルミネッセンスディスプレイ装置の電流の向きは、ITO 製の対向する電極 116 からアルミニウム製画素電極 115 への向きに設定することができる。

【0040】正孔注入層 132 及び有機エレクトロルミネッセンス層 133 は、抵抗 151 を画素間の分離構造体として利用しつつ、インクジェット方式印刷方法により形成することができる。ITO 製の対向する電極 116 は、スパッタリングにより形成することができる。しかし、これらの構成要素を形成するために、これ以外の方法を用いることも可能である。

【0041】本発明を用いたディスプレイパネル全体の典型的なレイアウトを図 13 に模式的に示す。このパネルは、アナログ電流プログラム式画素を有するアクティブマトリクス型有機エレクトロルミネッセンス素子 200、レベルシフトを有する一体化 (integrated) 薄膜トランジスタ走査ドライバ 210、フレキシブル TAB テープ 220、及び一体化 RAM/コントローラ (integrated RAM/controller) 付き外部アナログドライバ LSI 230 から構成される。もちろんこれは、本発明を利用して実現可能なパネル構成の一例に過ぎない。

【0042】有機エレクトロルミネッセンスディスプレイ装置の構造は、上記のものに限定されるものではない。その他の構造も適用可能である。

【0043】本発明の改良された画素駆動回路は、多種多様な機器に使用されるディスプレイ装置において使用可能である。例えば、携帯電話、ラップトップ PC、DVD プレイヤー、カメラ、現場機器などのモバイル機器ディスプレイ、又は、デスクトップコンピュータ、閉回路テレビ (CCTV)、写真アルバム (photo album) などのポータブル機器ディスプレイ、又は、制御室内機器のディスプレイなどの産業用ディスプレイなどである。

【0044】上述の有機エレクトロルミネッセンスディスプレイ装置を使用した電子機器について幾つか以下に

説明する。

【0045】＜1：モバイルコンピュータ＞上述の実施形態のうちの1つによるディスプレイ装置を適用したモバイルパーソナルコンピュータの例について次に説明する。

【0046】図14は、このパーソナルコンピュータの構成を表す等角投影図である。図中、パーソナルコンピュータ1100は、キーボード1102を含む本体1104、及びディスプレイユニット1106を備える。このディスプレイユニット1106は、本発明により製造されたディスプレイパネルを用いて上述の様に実現されている。

【0047】＜2：携帯電話＞次に、携帯電話のディスプレイ部分に本発明のディスプレイ装置を適用した例について説明する。図15は、この携帯電話の構成を表す等角投影図である。図中、携帯電話1200は、複数の操作キー1202、スピーカ1204、マイク1206、及びディスプレイパネル100を備える。このディスプレイパネル100は、本発明により製造されたディスプレイパネルを用いて上述の様に実現されている。

【0048】＜3：デジタルスチルカメラ＞次に、有機エレクトロルミネッセンスディスプレイ装置をファインダーとして用いたデジタルスチルカメラについて説明する。図16はこのデジタルスチルカメラの構成、及び外部装置への接続のを簡単に表す等角投影図である。

【0049】通常のカメラは、被写体の光学画像をフィルムに感光させるが、デジタルスチルカメラ1300は、例えば、電荷結合素子（CCD）を用いて光電変換により、被写体の光学画像から画像信号を生成する。このデジタルスチルカメラ1300は、ケース1302の後面に、CCDからの画像信号に基づき表示を行う有機エレクトロルミネッセンス素子100を備える。そのため、このディスプレイパネル100は、被写体を表示するファインダーとして機能する。光学レンズ及びCCDを有する受光ユニット（photo acceptance unit）1304が、ケース1302の前面（図の後方）に備わっている。

【0050】撮影者が有機エレクトロルミネッセンス素子パネル100に表示された被写体画像を決定し、シャッターを開放するとCCDからの画像信号が伝送され、回路基板1308内のメモリに保存される。このデジタルスチルカメラ1300では、ケース1302の側面にビデオ信号出力端子1312及びデータ通信用入出力端子1314が設けられている。図に示されているように、必要に応じて、TVモニタ1430及びパーソナルコンピュータ1440を、それぞれ、ビデオ信号端子1312及び入出力端子1314に接続する。所定の操作により、回路基板1308のメモリに保存された画像信号が、TVモニタ1430及びパーソナルコンピュータ1440への出力となる。

【0051】図14に示したパーソナルコンピュータ、図15の携帯電話、及び図16のデジタルスチルカメラ以外の電子機器の例としては、有機エレクトロルミネッセンス素子TVセット、ビューファインダー式及びモニタリング式のビデオテープ録画機、カーナビゲーションシステム、ポケットベル（登録商標）、電子ノート、電卓、ワードプロセッサ、ワークステーション、TV電話、POSシステム端末、及びタッチパネル付きデバイス等が挙げられる。無論、上述の有機エレクトロルミネッセンス装置はこれらの電子機器のディスプレイ部分に適用可能である。

【0052】本発明の駆動回路は、ディスプレイユニットの画素内に配置するのみならず、ディスプレイユニット外に配置することも可能である。

【0053】前述の説明では、本発明の駆動回路は種々のディスプレイ装置を例として説明した。本発明の駆動回路の用途は、ディスプレイ装置にとどまらず、例えば、磁気抵抗RAM、容量センサ（capacitance sensor）、電荷センサ（charge sensor）、DNAセンサ、暗視カメラ、及びその他多くの装置なども含まれる。

【0054】図17は、本発明の駆動回路の磁気RAMへの応用を示している。図17では、磁気ヘッドを符号MHで示している。

【0055】図18は、本発明の駆動回路の磁気RAMへのもう1つの応用を示している。図18では、磁気ヘッドを符号MHで示している。

【0056】図19は、本発明の駆動回路の磁気抵抗素子への応用を示している。図19では、磁気ヘッドを符号MHで、磁気レジスタを符号MRで示している。

【0057】上記の説明は何ら限定的でない実例を用いて行われたが、本発明の範囲から逸脱することなく、改良が可能であることが当業者には明らかであろう。

【図面の簡単な説明】

【図1】 2個のトランジスタを使用した、従来の有機エレクトロルミネッセンス素子画素駆動回路を示している。

【図2】 しきい値電圧補償機能を有する、公知の電流プログラム式有機エレクトロルミネッセンス素子駆動回路を示している。

【図3】 本発明に係る、しきい値電圧の補償機能を実現するための駆動トランジスタの相補型ペアを有する駆動回路の概念を示している。

【図4】 様々なしきい値電圧レベルに対し、図3に示された相補型駆動トランジスタの特性をプロットしたものである。

【図5】 本発明の第1の実施形態による、電圧駆動回路として動作する構成の駆動回路である。

【図6】 本発明の第2の実施形態による、電流プログラム式駆動回路として動作する構成の駆動回路である。

【図7】 本発明の第3の実施形態による、電流プログ

ラム式駆動回路である。

【図 8】 図 6 に示した回路の SPICE シミュレーションの結果である。

【図 9】 図 6 に示した回路の SPICE シミュレーションの結果である。

【図 10】 図 6 に示した回路の SPICE シミュレーションの結果である。

【図 11】 図 6 に示した回路の SPICE シミュレーションの結果である。

【図 12】 本発明の一実施形態による、有機エレクトロルミネッセンス素子及び駆動回路の実装状態の模式的断面図である。

【図 13】 本発明を用いた有機エレクトロルミネッセンス素子ディスプレイパネルの簡化された平面図である。

【図 14】 本発明の駆動回路を有するディスプレイ装置を使用したモバイルパーソナルコンピュータの模式図である。

【図 15】 本発明の駆動回路を有するディスプレイ装置を使用した携帯電話の模式図である。

【図 16】 本発明の駆動回路を有するディスプレイ装置を使用したデジタルカメラの模式図である。

【図 17】 本発明の駆動回路の磁気 RAM への応用を示している。

【図 18】 本発明の駆動回路の磁気 RAM への別の応用を示している。

【図 19】 本発明の駆動回路の磁気抵抗素子への応用

を示している。

【符号の説明】

T12 p 型トランジスタ

T15 n 型トランジスタ

VT しきい値電圧

V1、V2、VD 電圧

I DAT、VGP、VSEL 駆動波形

C12、C15 ストレージキャパシタ (保持容量)

TA、TB トランジスタ

10 T1、T6 スイッチングトランジスタ

T3、T4 トランジスタ

C1、C2 ストレージキャパシタ (保持容量)

132 正孔注入層

133 有機エレクトロルミネッセンス層

151 抵抗

121 スイッチング薄膜トランジスタ

122 n チャンネル型電流薄膜トランジスタ

131 有機エレクトロルミネッセンスディスプレイ

115、116 画素電極

20 200 アクティブマトリクス型有機エレクトロルミネッセンス素子

210 薄膜トランジスタスキャンニングドライバ

220 フレキシブル TAB テープ

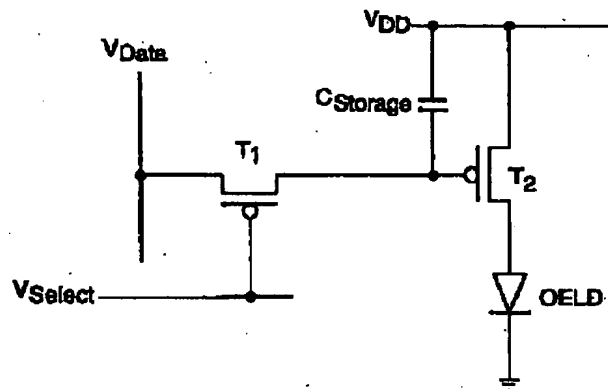
230 外部アナログドライバ

1100 パーソナルコンピュータ

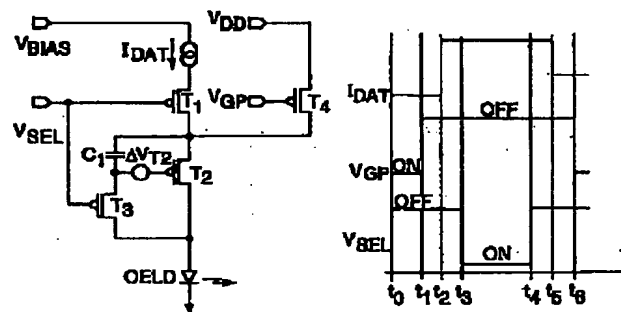
1200 携帯電話

1300 デジタルスチルカメラ

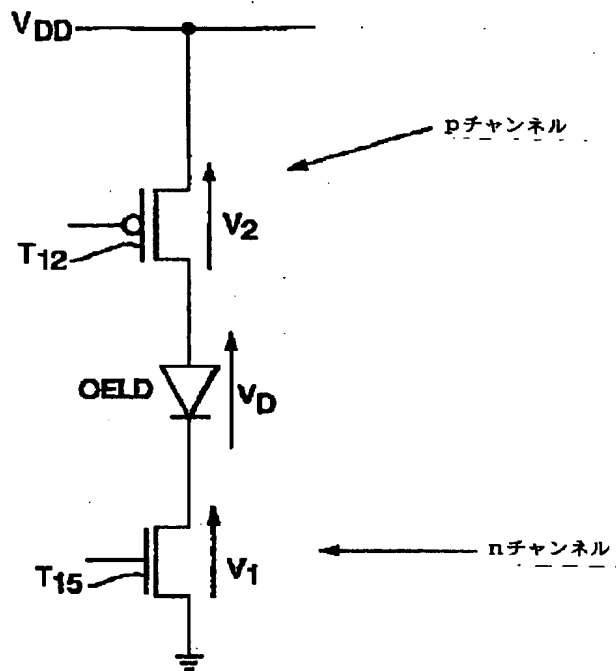
【図 1】



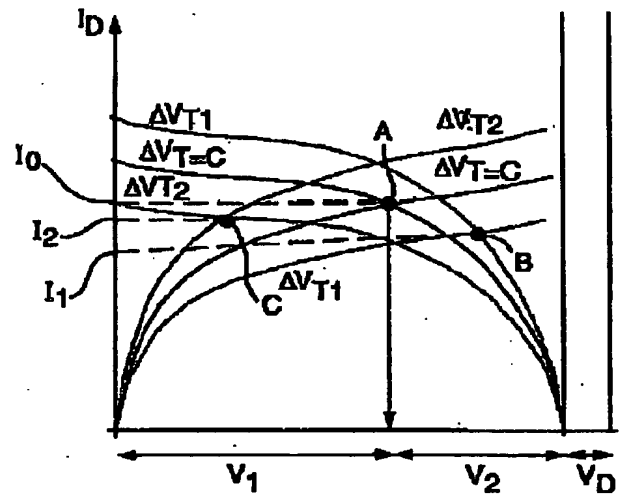
【図 2】



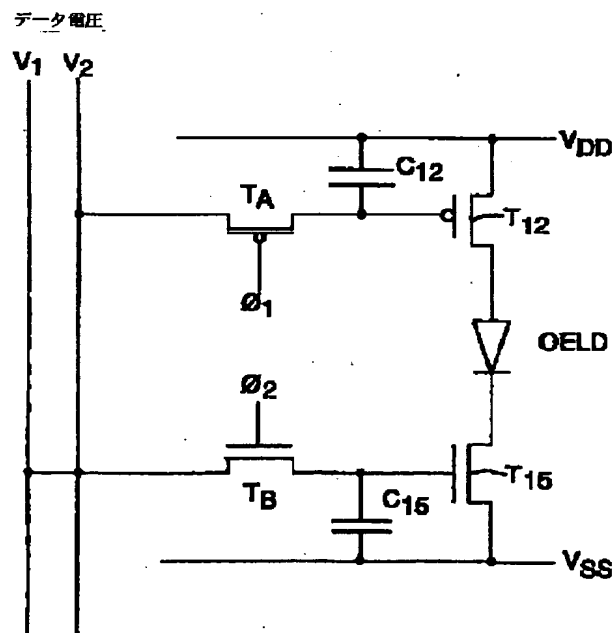
【図 3】



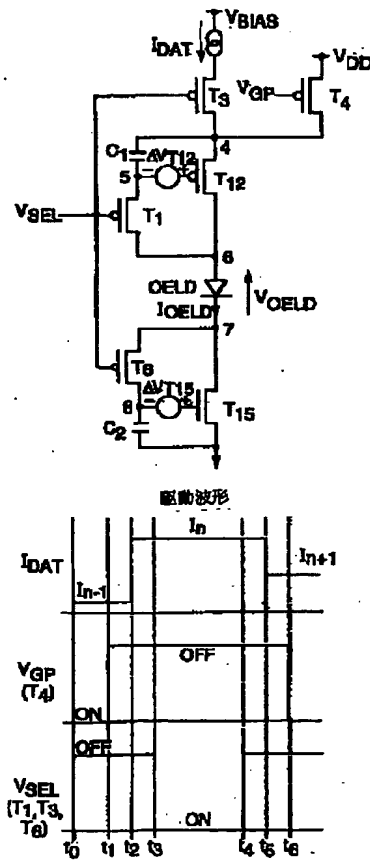
【図 4】



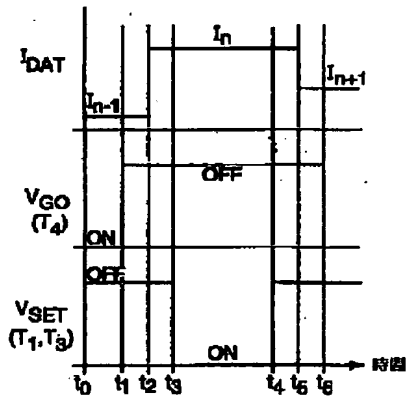
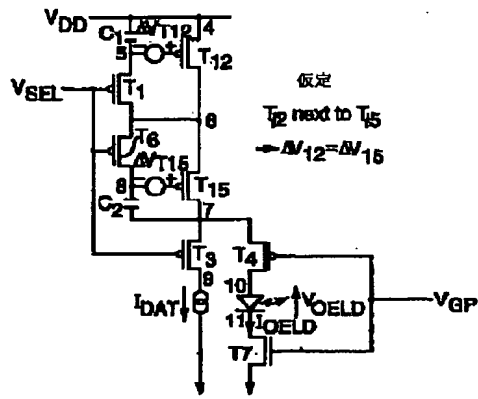
【図 5】



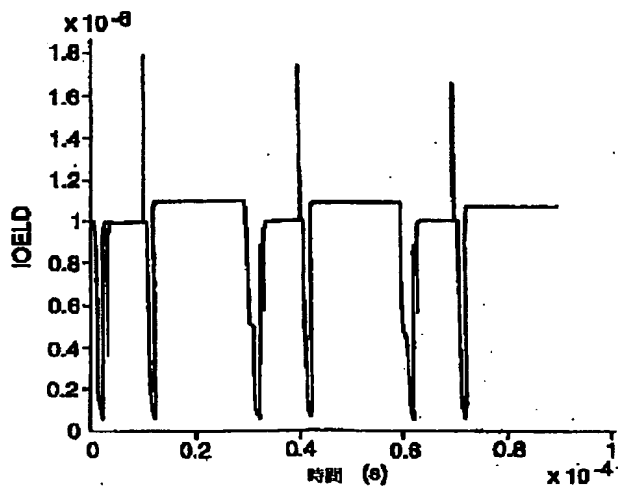
【図 6】



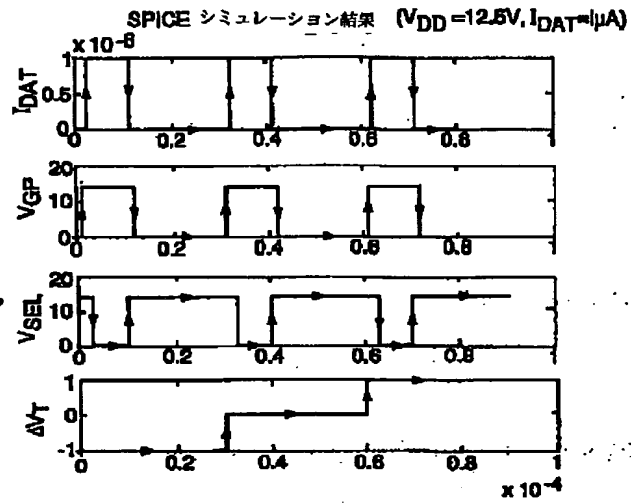
【図7】



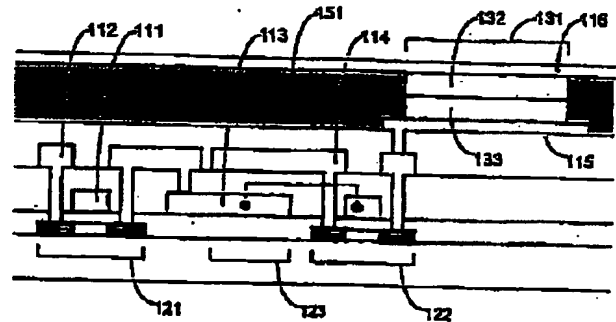
【図9】



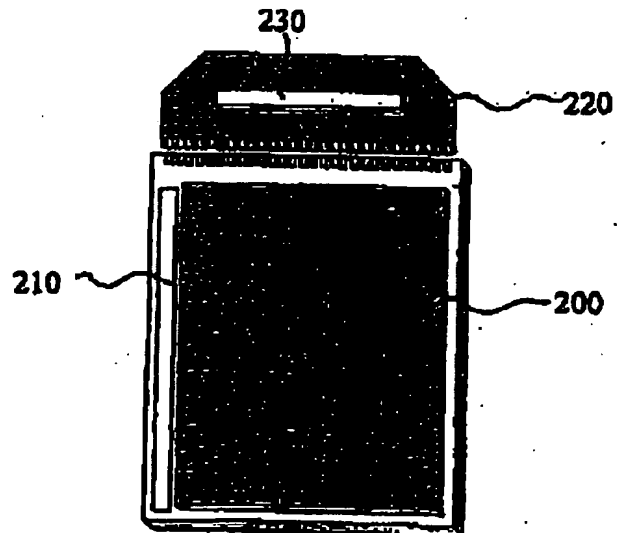
【図8】



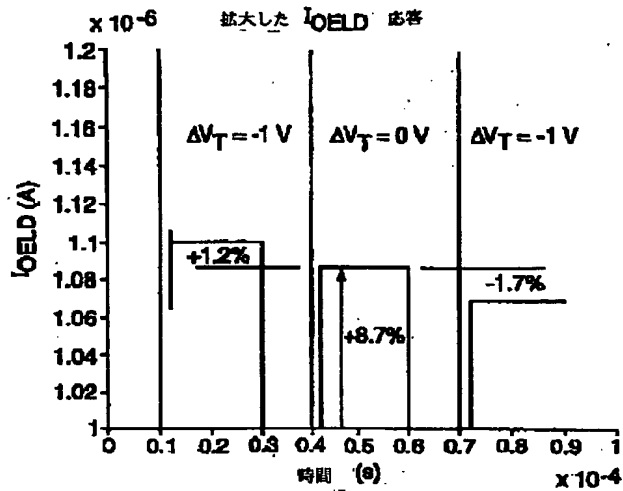
【図12】



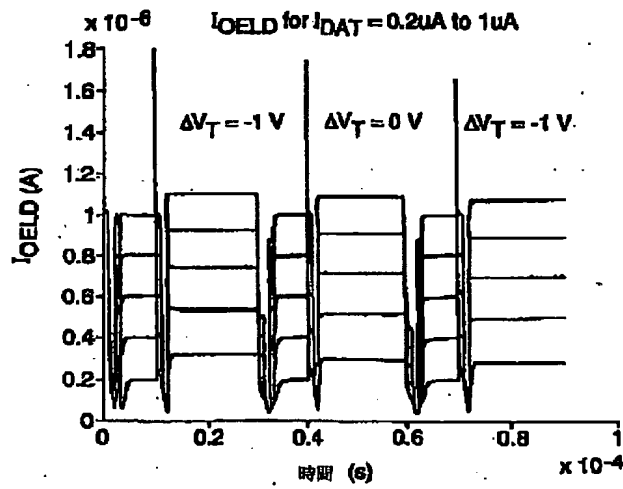
【図13】



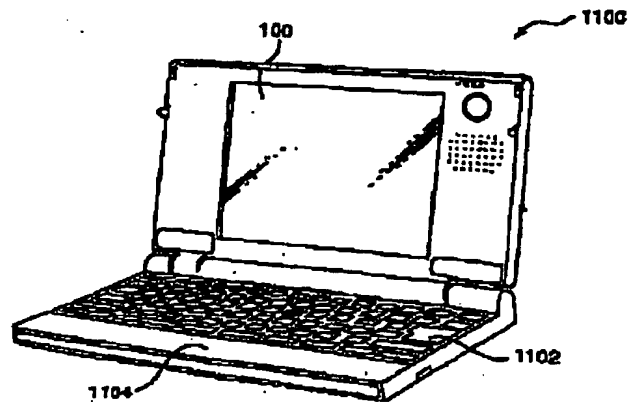
【図10】



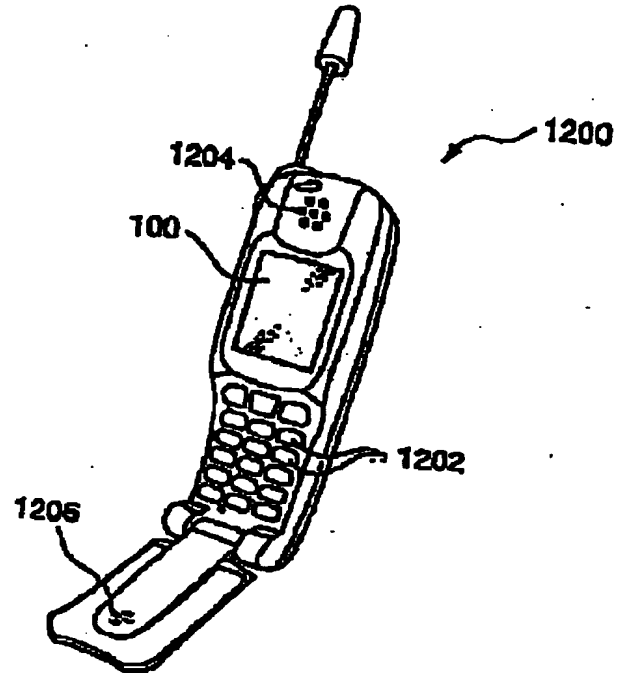
【図11】



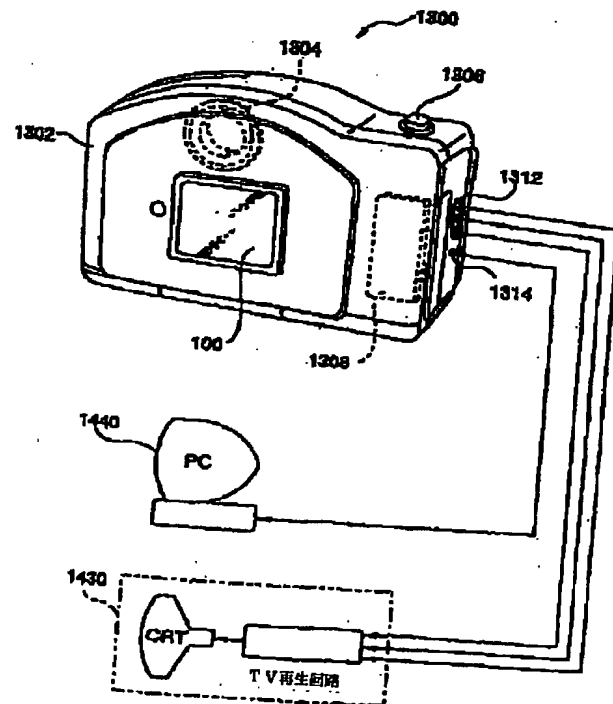
【図14】



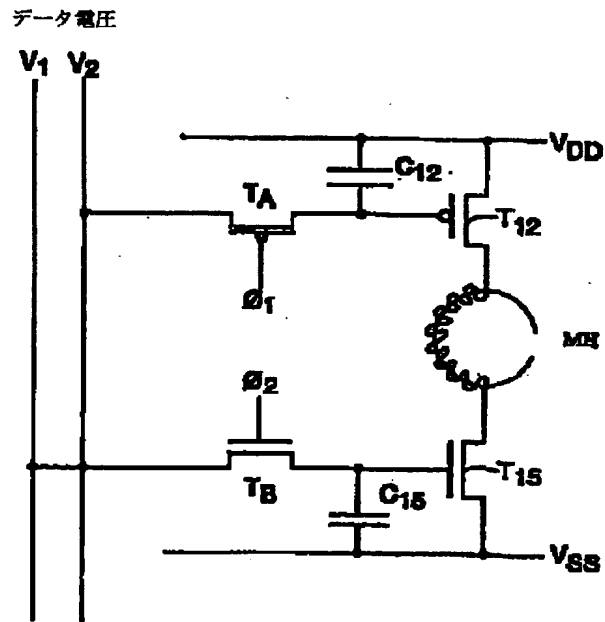
【図15】



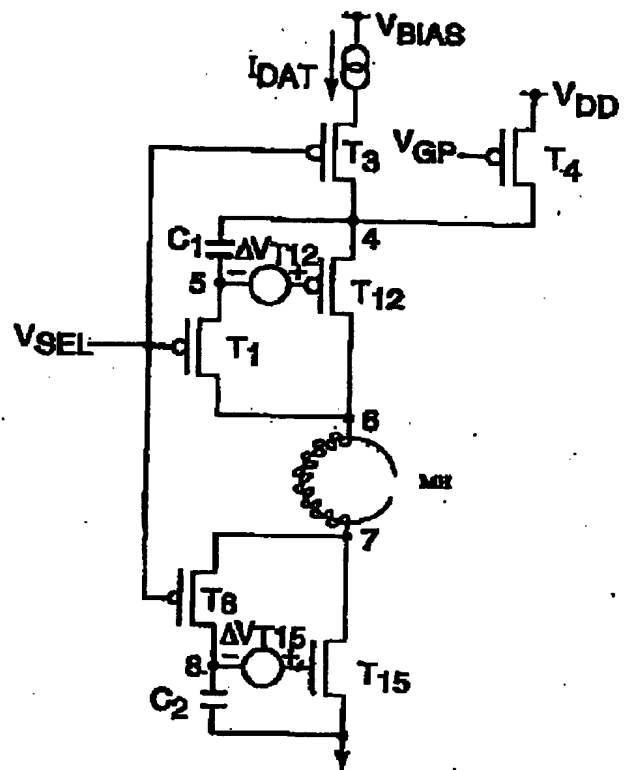
【図16】



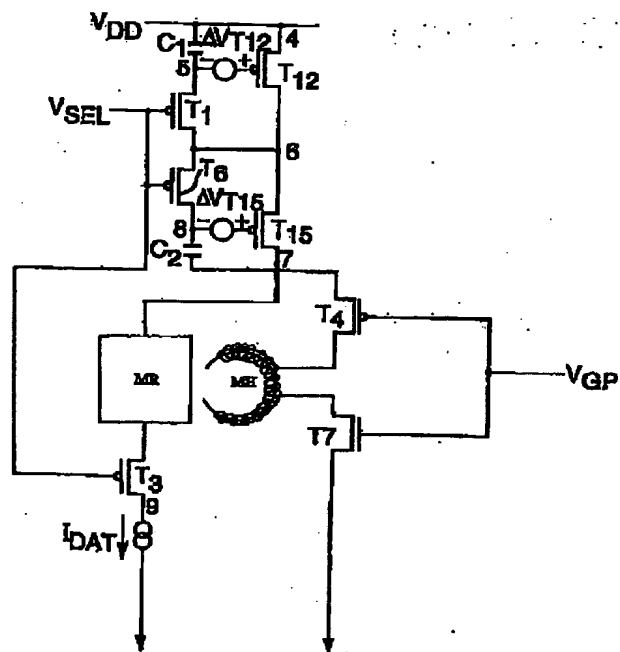
【図 17】



【図 18】



【図 19】



フロントページの続き

(51) Int. Cl. ⁷	識別記号	F I	テーマコード (参考)
G 0 9 G 3/20	6 2 4 6 4 2 6 8 0	G 0 9 G 3/20	6 2 4 B 6 4 2 A 6 8 0 G 6 8 0 S 6 8 0 T 6 8 0 V
H 0 5 B 33/14		H 0 5 B 33/14	A
F ターム (参考)	3K007 AB02 AB17 BA06 DA01 DB03 EB00 GA04 5C080 AA06 BB05 DD05 FF11 HH10 JJ02 JJ03 JJ04 JJ05 JJ06 KK02 KK07 KK43 5C094 AA07 AA25 AA53 AA55 BA03 BA27 CA19 DB01 DB04 FB01 FB20 GA10		

【外国語明細書】

1. Title of Invention

Circuit, Driver Circuit, Electro-optical Device, Organic Electroluminescent Display Device, Electronic Apparatus, Method of Controlling The Current Supply to a Current Driven Element, and Method for Driving a Circuit

2. Claims

1. A driver circuit for a current driven element, the circuit comprising an n-channel transistor and a complementary p-channel transistor connected so as to operatively control, in combination, the current supplied to the current driven element.

2. A driver circuit as claimed in claim 1, wherein the complementary n-channel and p-channel transistors comprise polysilicon thin film transistors.

3. A driver circuit as claimed in claim 2, wherein the complementary n-channel and p-channel transistors are spatially arranged in close proximity to each other for providing a complementary pair of n-channel and p-channel transistors having approximately equal threshold voltages.

4. A driver circuit as claimed in any one of claims 1 to 3 connected so as to establish when operative a voltage driver circuit comprising respective storage capacitors for the n-channel and p-channel transistors and respective switching means connected so as to establish when operative respective paths to the n-channel and p-channel transistors for respective data voltage pulses.

5. A driver circuit as claimed in any one of claims 1 to 3 comprising respective storage capacitors for storing a respective operating voltage of the n-channel and the p-channel transistors during a programming stage, a first switching means connected so as to establish when operative a first current path from a source of current data signals through the n-channel and p-channel transistors and the current driven element during the programming stage, and a second switching means connected to establish when operative a second current path through the n-channel and p-channel transistors and the current driven element during a reproduction stage.

6. A driver circuit as claimed in claim 5, wherein the first switching means and the source of current data signals are connected so as to provide when operative a current source for the current driven element.

7. A driver circuit as claimed in claim 5, wherein the first switching means and the source of current data signals are connected so as to provide when operative a current sink for the current driven element.

8. A driver circuit as claimed in any one of claims 5 to 7, further comprising respective further switching means respectively connected to bias the n-channel transistor and the p-channel transistor to act as diodes during the programming stage.

9. A driver circuit as claimed in claim 8, wherein the respective further switching means comprise p-channel transistors.

10. A driver circuit as claimed in any one of claims 5 to 9, wherein the circuit is implemented with polysilicon thin film transistors.

11. A driver circuit as claimed in claim 4, wherein the circuit is implemented using polysilicon thin film transistors.
12. A driver circuit as claimed in any preceding claim, wherein the current driven element is an electroluminescent element.
13. A method of controlling the supply current to a current driven element comprising providing an n-channel transistor and a p-channel transistor connected so as to operatively control, in combination, the supply current to the current driven element.
14. A method as claimed in claim 13, comprising the further step of providing the n-channel transistor and the p-channel transistor as polysilicon thin film transistors.
15. A method as claimed in claim 14 comprising the further step of spatially arranging the n-channel and p-channel polysilicon thin film transistors in close proximity to each other.
16. A method as claimed in any one of claims 13 to 15 comprising providing respective storage capacitors for the n-channel and p-channel transistors and respective switching means connected so as to establish when operative respective paths to the n-channel and p-channel transistors for respective data voltage pulses thereby to establish, when operative, a voltage driver circuit for the current driven element.
17. A method as claimed in any one of claims 13 to 15 comprising providing a programming stage during which the n-channel and p-channel transis

tors are operated in a first mode and wherein a current path from a source of current data signals is established through the n-channel and the p-channel transistors and the current driven element and wherein a respective operating voltage of the n-channel transistor and the p-channel transistor is stored in respective storage capacitors, and a reproduction stage wherein a second mode and a second current path is established through the n-channel transistor and the p-channel transistor and the current driven element.

18. A method as claimed in claim 17, wherein the first mode comprises operating the n-channel and p-channel transistors as diodes.

19. A method of controlling the supply current to an electroluminescent display comprising the method as claimed in any one of claims 13 to 18 wherein the current driven element is an electroluminescent element.

20. An organic electroluminescent display device comprising a driver circuit as claimed in any one of claims 1 to 12.

21. An electronic apparatus incorporating an organic electroluminescent display device as claimed in claim 20.

22. A circuit comprising a current driven element and at least two active elements, the current driven element being disposed between the two active elements.

23. A circuit comprising a current driven element and at least two active elements, the two active elements being connected through the current driven element together.

24. The circuit according to claim 22 or claim 23, wherein the two active elements are transistors.

25. The circuit according to claim 24, wherein the two transistors are mutually different channel type transistors.

26. the circuit according to claim 22 or claim 23, wherein the current driven element is an organic electroluminescent element.

27. The circuit according to claim 24, wherein the gates of the two transistors are each connected to a respective capacitor.

28. An electro-optical device comprising the circuit according to claim 22.

29. An electronic apparatus incorporating an electro-optical device according to claim 28.

30. A method for driving a circuit comprising a current driven element, a first active element, and a second active element that is disposed at a side of the current driven element opposite to the first active element, controlling a current supplied to the current driven element by the first active element and the second active element.

31. The method according to claim 30, comprising the step of selecting the first active element to be a first transistor and selecting the second active element to be a second transistor.

32. The method according to claim 31, comprising a step of determining a gate voltage of at least one of the first transistor and the second transistor based on a predetermined current.

33. The method according to claim 32, comprising the step of causing the predetermined current to flow through a second current path different from a first current path that includes the current driven element.

34. The method according to claim 33, comprising the step of arranging the second current path to include at least one of the first transistor and the second transistor.

3. Detailed Description of Invention

The present invention relates to a driver circuit. One particular application of such a driver circuit is for driving an organic electroluminescent element.

An organic electroluminescent (OEL) element comprises a light emitting material layer sandwiched between an anode layer and a cathode layer. Electrically, this element operates like a diode. Optically, it emits light when forward biased and the intensity of the emission increases with the forward bias current. It is possible to construct a display panel with a matrix of OEL elements fabricated on a transparent substrate and with at least one of the electrode layers being transparent.

It is also possible to integrate the driving circuit on the same panel by using low temperature polysilicon thin film transistor (TFT) technology.

In a basic analog driving scheme for an active matrix OEL display, a minimum of two transistors are required per pixel. Such a driving scheme is illustrated in Figure 1. Transistor T_1 is provided to address the

pixel and transistor T_2 is provided to convert a data voltage signal V_{Data} into current which drives the OEL element at a designated brightness.

The data signal is stored by a storage capacitor $C_{storage}$ when the pixel is not addressed. Although p-channel TFTs are shown in the figure, the same principle can also be applied for a circuit utilising n-channel TFTs.

There are problems associated with TFT analog circuits and OEL elements do not act like perfect diodes. The light emitting material does, however, have relatively uniform characteristics. Due to the nature of the TFT fabrication technique, spatial variation of the TFT characteristics exists over the extent of the display panel. One of the most important considerations in a TFT analog circuit is the variation of threshold voltage, ΔV_T , from device to device. The effect of such variation in an OEL display, exacerbated by the non perfect diode behavior, is the non-uniform pixel brightness over the display area of the panel, which seriously affects the image quality. Therefore, a built-in circuit for compensating a dispersion of transistor characteristics is required.

A circuit shown in figure 2 is proposed as one of built-in for compensating a variation of transistor characteristics. In this circuit, transistor T_1 is provided for addressing the pixel. Transistor T_2 operates as an analog current control to provide the driving current to the OEL element. Transistor T_3 connects between the drain and gate of transistor T_2 and toggles transistor T_2 to act either as a diode or in a saturation mode. Transistor T_4 acts as a switch in response to an applied waveform V_{GP} . Either Transistor T_1 or transistor T_4 can be ON at any one time. Initially, at time t_0 shown in the timing diagram of Figure 2, transistors T_1 and T_3 are OFF, and transistor T_4 is ON. When transistor T_4 is OFF, transistors T_1 and T_3 are ON, and a current I_{DAT} of known value is allowed to flow into the OEL element, through transistor T_2 . This is

is the programming stage because the threshold voltage of transistor T_2 is measured with transistor T_3 turned ON which shorts the drain and gate of transistor T_2 . Hence transistor T_2 operates as a diode while the programming current is allowed to flow through transistors T_1 and T_2 and into the OEL element. The detected threshold voltage of transistor T_2 is stored by a capacitor C_1 connected between the gate and source terminals of transistor T_2 when transistors T_3 and T_1 are switched OFF. Transistor T_4 is then turned ON by driving waveform V_{GP} and the current through the OEL element is now provided by supply V_{DD} . If the slope of the output characteristics for transistor T_2 were flat, the reproduced current would be the same as the programmed current for any threshold voltage of T_2 detected and stored in capacitor C_1 . However, by turning ON transistor T_4 , the drain-source voltage of transistor T_2 is pulled up, so a flat output characteristic will maintain the reproduced current at the same level as the programmed current. Note that ΔV_{T2} shown in figure 2 is imaginary, not real. It has been used solely to represent the threshold voltage of transistor T_2 .

A constant current is provided, in theory, during a subsequent active programming stage, which is signified by the time interval t_2 to t_5 in the timing diagram shown in figure 2. The reproduction stage starts at time t_6 .

The circuit of Figure 2 does provide an improvement over the circuit shown in Figure 1 but variations in the threshold value of the control transistor are not fully compensated and variations in image brightness over the display area of the panel remain.

The present invention seeks to provide an improved driver circuit. In its application to OEL elements the present invention seeks to provide an improved pixel driver circuit in which variations in the threshold voltages of the pixel driver transistor can be further compensated, thereby

y providing a more uniform pixel brightness over the display area of the panel and, therefore, improved image quality.

According to a first aspect of the present invention there is provided a driver circuit for a current driven element, the circuit comprising a n-channel transistor and a complementary p-channel transistor connected so as to operatively control, in combination, the current supplied to the current driven element.

Beneficially, the current driven element is an electroluminescent element.

Preferably, the driver circuit also comprises respective storage capacitors for the n-channel and p-channel transistors and respective switching means connected so as to establish when operative respective paths to the n-channel and p-channel transistors for respective data voltage pulses.

Advantageously, the driver circuit may also comprise respective storage capacitors for storing a respective operating voltage of the n-channel and the p-channel transistors during a programming stage, a first switching means connected so as to establish when operative a first current path from a source of current data signals through the n-channel and p-channel transistors and the current driven element during the programming stage, and a second switching means connected to establish when operative a second current path through the n-channel and p-channel transistors and the current driven element during a reproduction stage.

In a further embodiment, the first switching means and the source of current data signals are connected so as to provide when operative a current source for the current driven element.

In an alternative embodiment, the first switching means the source of current data signals are connected so as to provide when operative a current sink for the current driven element.

According to a second aspect of the present invention there is also provided a method of controlling the supply current to a current driven element comprising providing an n-channel transistor and a p-channel transistor connected so as to operatively control, in combination, the supply current to the current driven element.

Preferably, the method further comprises providing respective storage capacitors for the n-channel and p-channel transistors and respective switching means connected so as to establish when operative respective paths to the n-channel and p-channel transistors for respective data voltage pulses thereby to establish, when operative, a voltage driver circuit for the current driven element.

Advantageously, the method may comprise providing a programming stage during which the n-channel and p-channel transistors are operated in a first mode and wherein a current path from a source of current data signals is established through the n-channel and the p-channel transistors and the current driven element and wherein a respective operating voltage of the n-channel transistor and the p-channel transistor is stored in respective storage capacitors, and a reproduction stage wherein a second mode and a second current path is established through the n-channel transistor and the p-channel transistor and the current driven element.

Beneficially, the present invention provides a method of controlling the supply current to an electroluminescent display comprising the method of the invention as described above wherein the current driven element is an electroluminescent element.

According to a third aspect of the present invention, there is also provided an organic electroluminescent display device comprising a driver circuit as claimed in any one of claims 1 to 12.

<Embodiments>

The concept of a driver circuit according to the present invention is illustrated in Fig. 3. An OEL element is coupled between two transistors T_{12} and T_{15} which operate, in combination, as an analog current control for the current flowing through the OEL element. Transistor T_{12} is a p-channel transistor and transistor T_{15} is an n-channel transistor which act therefore, in combination, as a complementary pair for analog control of the current through the OEL element.

As mentioned previously, one of the most important parameters in a TFT analog circuit design is the threshold voltage V_T . Any variation, ΔV_T within a circuit has a significant effect on the overall circuit performance. Variations in the threshold voltage can be viewed as a rigid horizontal shift of the source to drain current versus the gate to source voltage characteristic for the transistor concerned and are caused by the interface charge at the gate of the transistor.

It has been realised with the present invention that in an array of TFT devices, in view of the fabrication techniques employed, neighbouring or relatively close TFT's have a high probability of exhibiting the same or an almost similar value of threshold voltage ΔV_T . Furthermore, it has been realised that as the effects of the same ΔV_T on p-channel and n-channel TFT's are complementary, compensation for variations in threshold voltage ΔV_T can be achieved by employing a pair of TFT's, one p-channel TFT and one n-channel TFT, to provide analog control of the driving current flowing to the OEL element. The driving current can, therefore, be provided independently of any variation of the threshold voltage. Such a concept is illustrated in figure 3.

Figure 4 illustrates the variation in drain current, that is the current flowing through the OEL element shown in figure 3, for various levels of threshold voltage ΔV_T , ΔV_{T1} , ΔV_{T2} for the transistors T_{12} and T_{15} . Voltages V_1 , V_2 and V_D are respectively the voltages appearing across

transistor T_{12} , T_{15} and the OEL element from a voltage source V_{DD} . Assuming that the transistors T_{12} and T_{15} have the same threshold voltage and assuming that $\Delta V_T = 0$, then the current flowing through the OEL element is given by cross-over point A for the characteristics for the p-channel transistor T_{12} and the n-channel transistor T_{15} shown in figure 4.

This is shown by value I_0 .

Assuming now that the threshold voltage of the p-channel and n-channel transistors changes to ΔV_{T1} , the OEL element current I_1 is then determined by crossover point B. Likewise, for a variation in threshold voltage to ΔV_2 , the OEL element current I_2 is given by crossover point C. It can be seen from figure 4 that even with the variations in the threshold voltage there is minimal variation in the current flowing through the OEL element.

Figure 5 shows a pixel driver circuit configured as a voltage driver circuit. The circuit comprises p-channel transistor T_{12} and n-channel transistor T_{15} acting as a complementary pair to provide, in combination, an analog current control for the OEL element. The circuit includes respective storage capacitors C_{12} and C_{15} and respective switching transistors T_A and T_B coupled to the gates of transistors T_{12} and T_{15} . When transistors T_A and T_B are switched ON data voltage signals V_1 and V_2 are stored respectively in storage capacitors C_{12} and C_{15} when the pixel is not addressed. The transistors T_A and T_B function as pass gates under the selective control of addressing signals Φ_1 and Φ_2 applied to the gates of transistors T_A and T_B .

Figure 6 shows a driver circuit according to the present invention configured as a current programmed OEL element driver circuit. As with the voltage driver circuit, p-channel transistor T_{12} and n-channel transistor T_{15} are coupled so as to function as an analog current control for the OEL element. Respective storage capacitors C_1 , C_2 and respective switch

ching transistors T_1 and T_6 are provided for transistors T_{12} and T_{15} . The driving waveforms for the circuit are also shown in figure 6. Either transistors T_1 , T_3 and T_6 , or transistor T_4 can be ON at any one time. Transistors T_1 and T_6 connect respectively between the drain and gate of transistors T_{12} and T_{15} and switch in response to applied waveform V_{SEL} to toggle transistors T_{12} and T_{15} to act either as diodes or as transistors in saturation mode. Transistor T_3 is also connected to receive waveform V_{SEL} . Transistors T_1 and T_6 are both p-channel transistors to ensure that the signals fed through these transistors are at the same magnitude. This is to ensure that any spike currents through the OEL element during transitions of the waveform V_{SEL} are kept to a minimum.

The circuit shown in figure 6 operates in a similar manner to known current programmed pixel driver circuits in that a programming stage and a display stage are provided in each display period but with the added benefit that the drive current to the OEL element is controlled by the complementary opposite channel transistors T_{12} and T_{15} . Referring to the driving waveforms shown in figure 6, a display period for the driver circuit extends from time t_0 to time t_6 . Initially, transistor T_4 is ON and transistors T_1 , T_3 and T_6 are OFF. Transistor T_4 is turned OFF at time t_1 by the waveform V_{GP} and transistors T_1 , T_3 and T_6 are turned ON at time t_3 by the waveform V_{SEL} . With transistors T_1 and T_6 turned ON, the p-channel transistor T_{12} and the complementary n-channel transistor T_{15} act in a first mode as diodes. The driving waveform for the frame period concerned is available from the current source I_{DAT} at time t_2 and this is passed by the transistor T_3 when it switches on at time t_3 . The detected threshold voltages of transistors T_{12} and T_{15} are stored in capacitors C_1 and C_2 . These are shown as imaginary voltage sources ΔV_{T12} and ΔV_{T15} in figure 6.

Transistors T_1 , T_3 and T_6 are then switched OFF at time t_4 and transis

tor T_4 is switched ON at time t_5 and the current through the OEL element is then provided from the source VDD under the control of the p-channel and n-channel transistors T_{12} and T_{15} operating in a second mode, i.e. as transistors in saturation mode. It will be appreciated that as the current through the OEL element is controlled by the complementary p-channel and n-channel transistors T_{12} and T_{15} , any variation in threshold voltage in one of the transistors will be compensated by the other opposite channel transistor, as described previously with respect to figure 4.

In the current programmed driver circuit shown in figure 6, the switching transistor T_3 is coupled to the p-channel transistor T_{12} , with the source of the driving waveform I_{DAT} operating as a current source. However, the switching transistor T_3 may as an alternative be coupled to the n-channel transistor T_{15} as shown in figure 7, whereby I_{DAT} operates as a current sink. In all other respects the operation of the circuit shown in figure 7 is the same as for the circuit shown in figure 6.

Figures 8 to 11 show a SPICE simulation of an improved pixel driver circuit according to the present invention.

Referring to figure 8, this shows the driving waveforms I_{DAT} , V_{GP} , V_{SE} and three values of threshold voltage, namely -1volt, 0volts and +1volt used for the purposes of simulation to show the compensating effect provided by the combination of the p-channel and n-channel transistors for controlling the current through the OEL element. From figure 8, it can be seen that, initially the threshold voltage ΔV_T was set at -1volt, increasing to 0volts at 0.3×10^{-4} seconds and increasing again to +1volt at 0.6×10^{-4} seconds. However, it can be seen from figure 9 that even with such variations in the threshold voltage the driving current through the OEL element remains relatively unchanged.

The relative stability in the driving current through the OEL element can be more clearly seen in figure 10, which shows a magnified version of

f the response plots shown in figure 9.

It can be seen from figure 10 that, using a value of 0 volts as a base for the threshold voltage ΔV_T , that if the threshold voltage ΔV_T changes to -1volts there is a change of approximately 1.2% in the drive current through the OEL element and if the threshold voltage ΔV_T is changed to +1volt, there is a reduction in drive current of approximately 1.7% compared to the drive current when the threshold voltage ΔV_T is 0 volts. The variation of drive current of 8.7% is shown for reference purposes only as such a variation can be compensated by gamma correction, which is well known in this art and will not therefore be described in relation to the present invention.

Figure 11 shows that for levels of I_{DAT} ranging from $0.2\mu A$ to $1.0\mu A$, the improved control of the OEL element drive current is maintained by the use of the p-channel and opposite n-channel transistors in accordance with the present invention.

It will be appreciated from the above description that the use of a p-channel transistor and an opposite n-channel transistor to provide, in combination, analog control of the drive current through an electroluminescent device provides improved compensation for the effects which would otherwise occur with variations in the threshold voltage of a single p-channel or n-channel transistor.

Preferably, the TFT n-channel and p-channel transistors are fabricated as neighbouring or adjacent transistors during the fabrication of an OEL element OEL display so as to maximise the probability of the complementary p-channel and n-channel transistors having the same value of threshold voltage ΔV_T . The p-channel and n-channel transistors may be further matched by comparison of their output characteristics.

Figure 12 is a schematic cross-sectional view of the physical implementation of the pixel driver circuit in an OEL element structure. In figure

re 12, numeral 132 indicates a hole injection layer, numeral 133 indicates an organic EL layer, and numeral 151 indicates a resist or separating structure. The switching thin-film transistor 121 and the n-channel type current-thin-film transistor 122 adopt the structure and the process ordinarily used for a low-temperature polysilicon thin-film transistor, such as are used for example in known thin-film transistor liquid crystal display devices such as a top-gate structure and a fabrication process wherein the maximum temperature is 600 degrees centigrade or less. However, other structures and processes are applicable.

The forward oriented organic EL display element 131 is formed by: the pixel electrode 115 formed of Al, the opposite electrode 116 formed of ITO, the hole injection layer 132, and the organic EL layer 133. In the forward oriented organic EL display element 131, the direction of current of the organic EL display device can be set from the opposite electrode 116 formed of ITO to the pixel electrode 115 formed of Al.

The hole injection layer 132 and the organic EL layer 133 may be formed using an ink-jet printing method, employing the resist 151 as a separating structure between the pixels. The opposite electrode 116 formed of ITO may be formed using a sputtering method. However, other methods may also be used for forming all of these components.

The typical layout of a full display panel employing the present invention is shown schematically in figure 13. The panel comprises an active matrix OEL element 200 with analogue current program pixels, an integrated TFT scanning driver 210 with level shifter, a flexible TAB tape 220, and an external analogue driver LSI 230 with an integrated RAM/controller. Of course, this is only one example of the possible panel arrangements in which the present invention can be used.

The structure of the organic EL display device is not limited to the one described here. Other structures are also applicable.

The improved pixel driver circuit of the present invention may be used in display devices incorporated in many types of equipment such as mobile displays e.g. mobile phones, laptop personal computers, DVD players, cameras, field equipment; portable displays such as desktop computers, CTV or photo albums; or industrial displays such as control room equipment displays.

Several electronic apparatuses using the above organic electroluminescent display device will now be described.

<1: Mobile Computer>

An example in which the display device according to one of the above embodiments is applied to a mobile personal computer will now be described.

Figure 14 is an isometric view illustrating the configuration of this personal computer. In the drawing, the personal computer 1100 is provided with a body 1104 including a keyboard 1102 and a display unit 1106. The display unit 1106 is implemented using a display panel fabricated according to the present invention, as described above.

<2: Portable Phone>

Next, an example in which the display device is applied to a display section of a portable phone will be described. Fig. 15 is an isometric view illustrating the configuration of the portable phone. In the drawing, the portable phone 1200 is provided with a plurality of operation keys 1202, an earpiece 1204, a mouthpiece 1206, and a display panel 100. This display panel 100 is implemented using a display panel fabricated according to the present invention, as described above.

<3: Digital Still Camera>

Next, a digital still camera using an OEL display device as a finder will be described. Fig. 16 is an isometric view illustrating the configuration of the digital still camera and the connection to external device

s in brief.

Typical cameras sensitize films based on optical images from objects, whereas the digital still camera 1300 generates imaging signals from the optical image of an object by photoelectric conversion using, for example, a charge coupled device (CCD). The digital still camera 1300 is provided with an OEL element 100 at the back face of a case 1302 to perform display based on the imaging signals from the CCD. Thus, the display panel 100 functions as a finder for displaying the object. A photo acceptance unit 1304 including optical lenses and the CCD is provided at the front side (behind in the drawing) of the case 1302.

When a cameraman determines the object image displayed in the OEL element panel 100 and releases the shutter, the image signals from the CCD are retransmitted and stored to memories in a circuit board 1308. In the digital still camera 1300, video signal output terminals 1312 and input/output terminals 1314 for data communication are provided on a side of the case 1302. As shown in the drawing, a television monitor 1430 and a personal computer 1440 are connected to the video signal terminals 1312 and the input/output terminals 1314, respectively, if necessary. The imaging signals stored in the memories of the circuit board 1308 are output to the television monitor 1430 and the personal computer 1440, by a given operation.

Examples of electronic apparatuses, other than the personal computer shown in Fig. 14, the portable phone shown in Fig. 15, and the digital still camera shown in Fig. 16, include OEL element television sets, view-finder-type and monitoring-type video tape recorders, car navigation systems, pagers, electronic notebooks, portable calculators, word processors, workstations, TV telephones, point-of-sales system (POS) terminals, and devices provided with touch panels. Of course, the above OEL device can be applied to display sections of these electronic apparatuses.

The driver circuit of the present invention can be disposed not only in a pixel of a display unit but also in a driver disposed outside a display unit.

In the above, the driver circuit of the present invention has been described with reference to various display devices. The applications of the driver circuit of the present invention are much broader than just display devices and include, for example, its use with a magnetoresistive RAM, a capacitance sensor, a charge sensor, a DNA sensor, a night vision camera and many other devices.

Figure 17 illustrates the application of the driver circuit of the present invention to a magnetic RAM. In figure 17 a magnetic head is indicated by the reference MH.

Figure 18 illustrates an alternative application of the driver circuit of the present invention to a magnetic RAM. In figure 18 a magnetic head is indicated by the reference MH.

Figure 19 illustrates the application of the driver circuit of the present invention to a magnetoresistive element. In figure 19 a magnetic head is indicated by the reference MH, and a magnetic resistor is indicated by the reference MR.

The foregoing description has been given by way of example only and it will be appreciated by a person skilled in the art that modifications can be made without departing from the scope of the present invention.

4. Brief Description of Drawings

Fig. 1 shows a conventional OEL element pixel driver circuit using two transistors.

Fig. 2 shows a known current programmed OEL element driver circuit with threshold voltage compensation.

Fig. 3 illustrates the concept of a driver circuit including a complem

complementary pair of driver transistors for providing threshold voltage compensation in accordance with the present invention.

Fig. 4 shows plots of characteristics for the complementary driver transistors illustrated in Fig. 3 for various levels of threshold voltages.

Fig. 5 shows a driver circuit arranged to operate as a voltage driver circuit in accordance with a first embodiment of the present invention.

Fig. 6 shows a driver circuit arranged to operate as a current programmed driver circuit in accordance with a second embodiment of the present invention.

Fig. 7 shows a current programmed driver circuit in accordance with a third embodiment of the present invention.

Figs 8 to 11 show SPICE simulation results for the circuit illustrated in Fig. 6.

Fig. 12 is a schematic sectional view of a physical implementation of an OEL element and driver according to an embodiment of the present invention.

Fig. 13 is a simplified plan view of an OEL elementOEL display panel incorporating the present invention.

Fig. 14 is a schematic view of a mobile personal computer incorporating a display device having a driver according to the present invention.

Fig. 15 is a schematic view of a mobile telephone incorporating a display device having a driver according to the present invention.

Fig. 16 is a schematic view of a digital camera incorporating a display device having a driver according to the present invention.

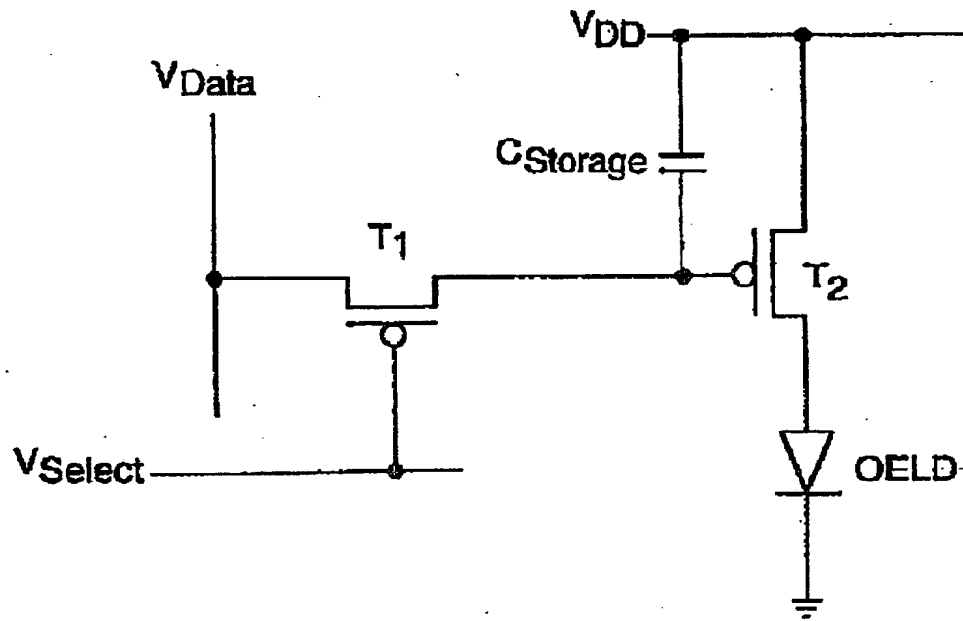
Fig. 17 illustrates the application of the driver circuit of the present invention to a magnetic RAM, and

Fig. 18 illustrates an alternative application of the driver circuit of the present invention to a magnetic RAM, and

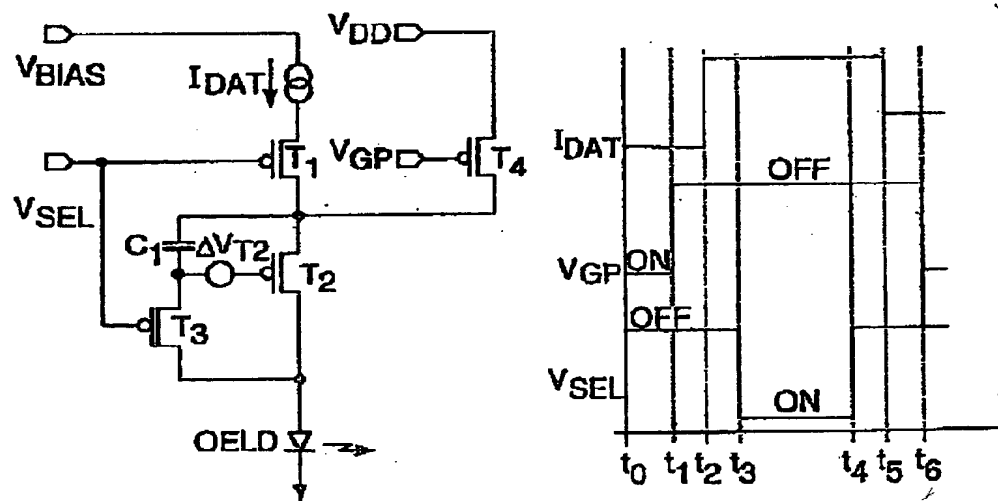
Fig. 19 illustrates the application of the driver circuit of the present

nt invention to a magnetoresistive element.

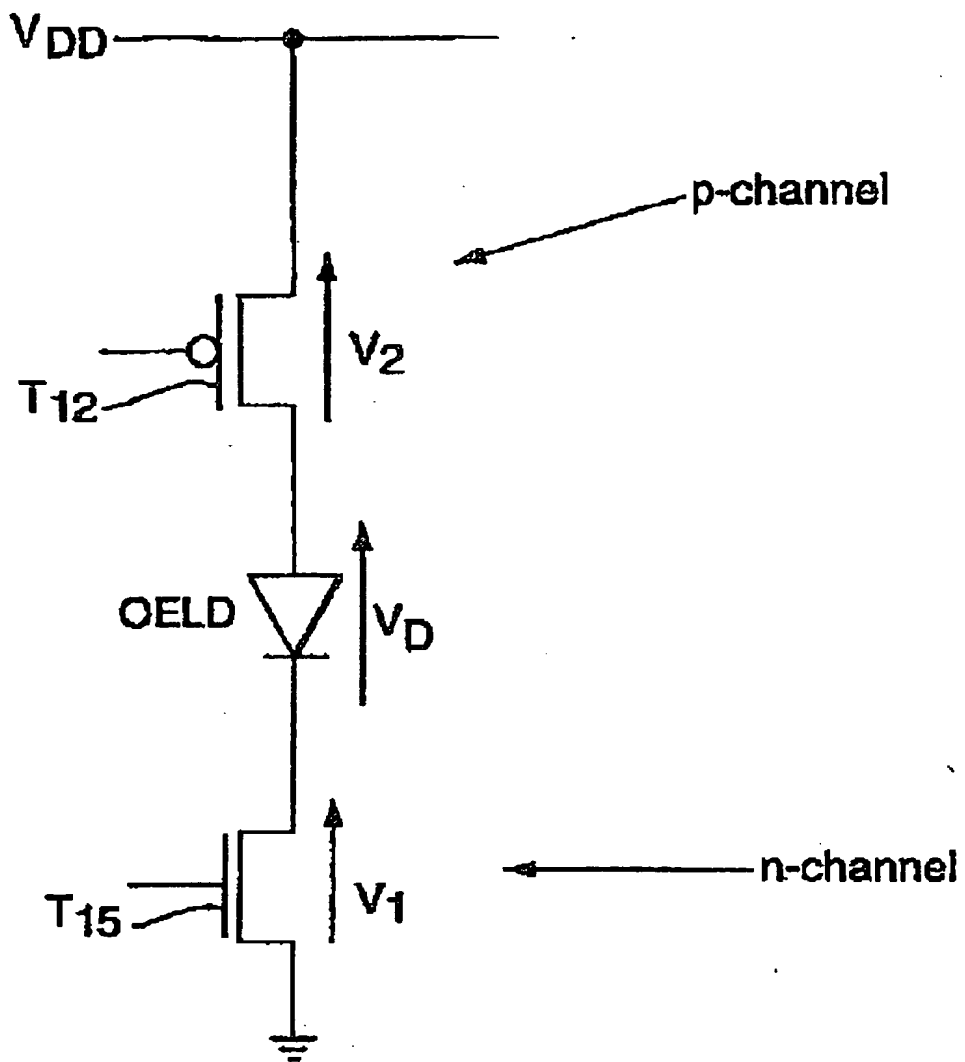
【Fig.1】



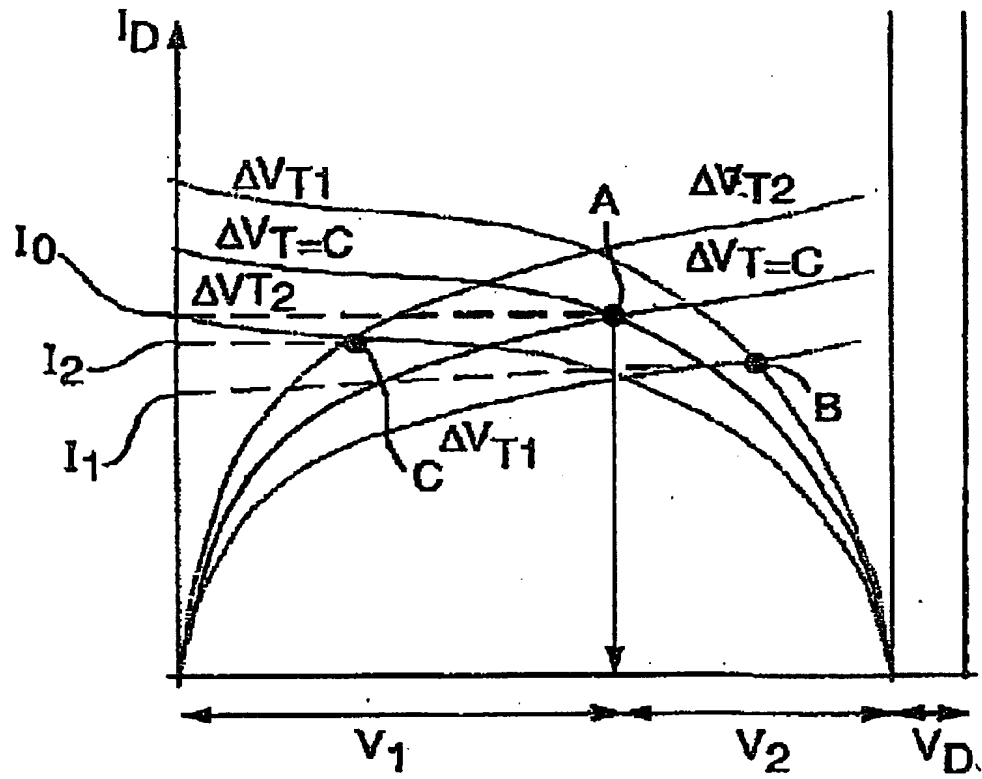
【Fig.2】



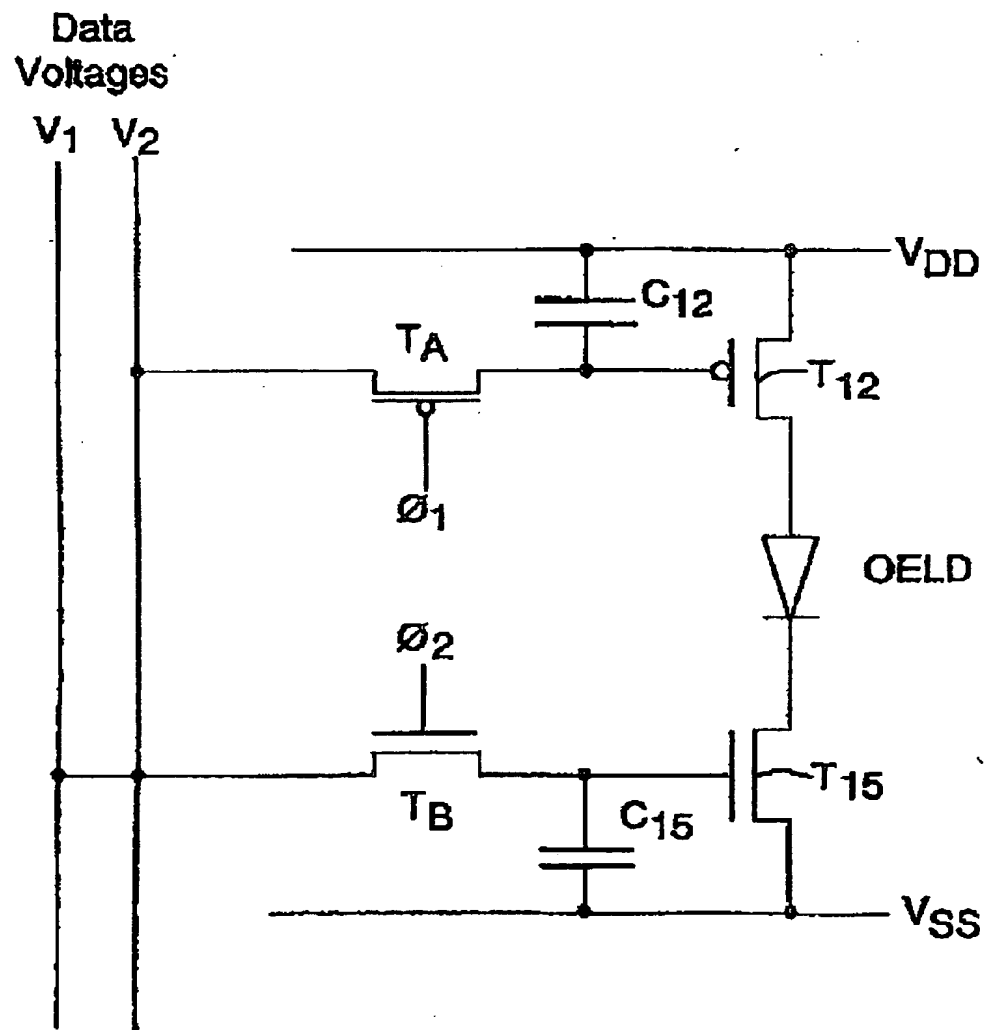
【Fig.3】

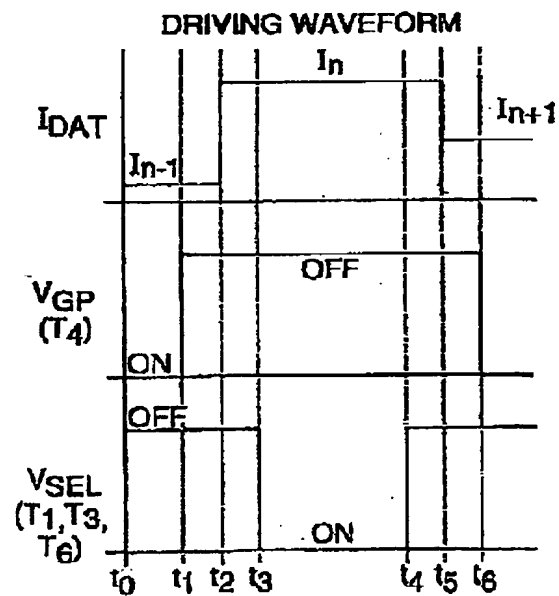


【Fig.4】

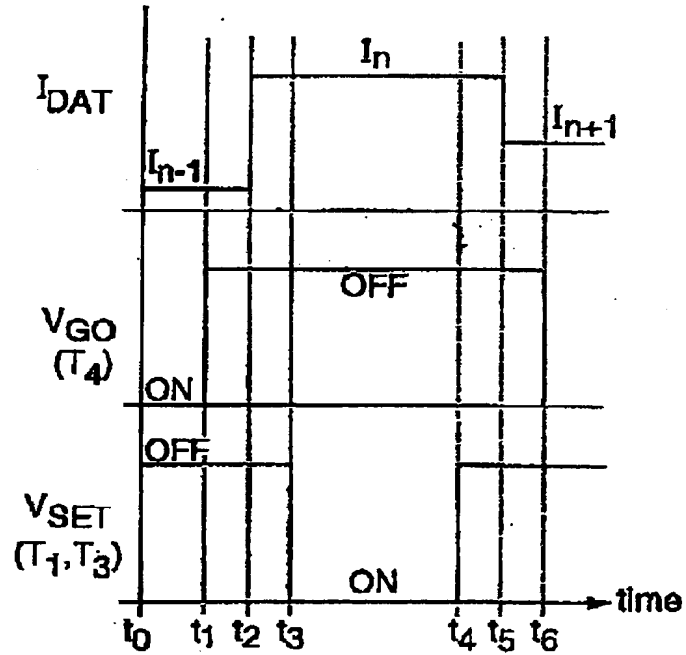


【Fig.5】

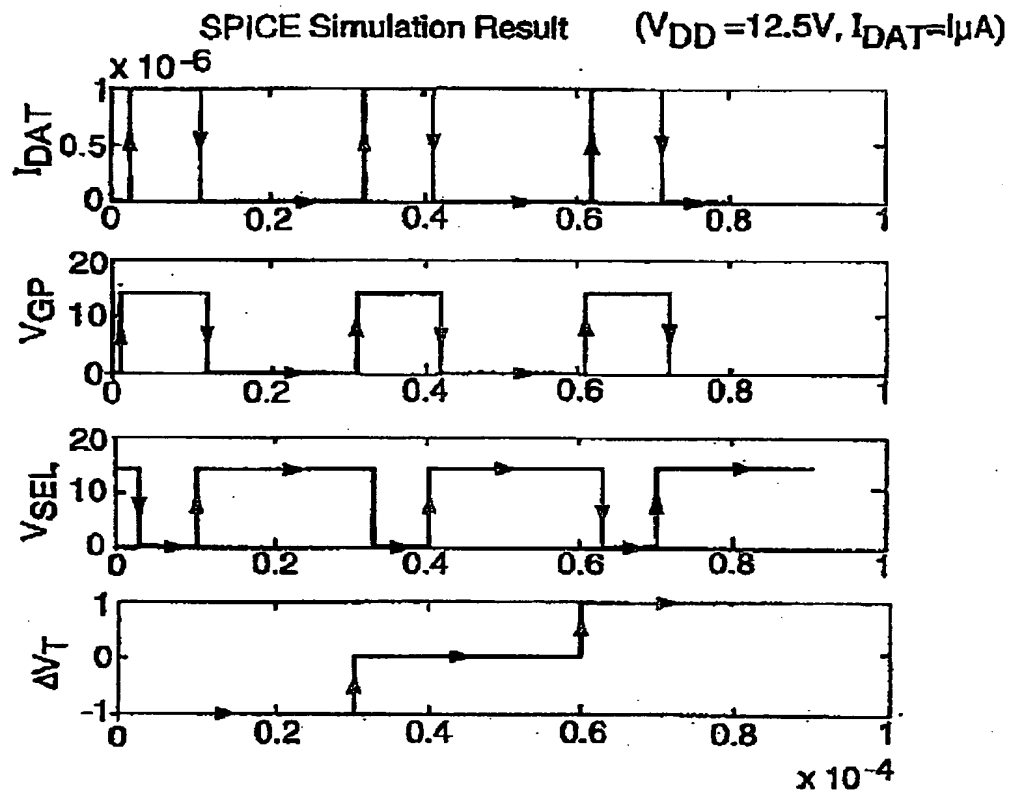




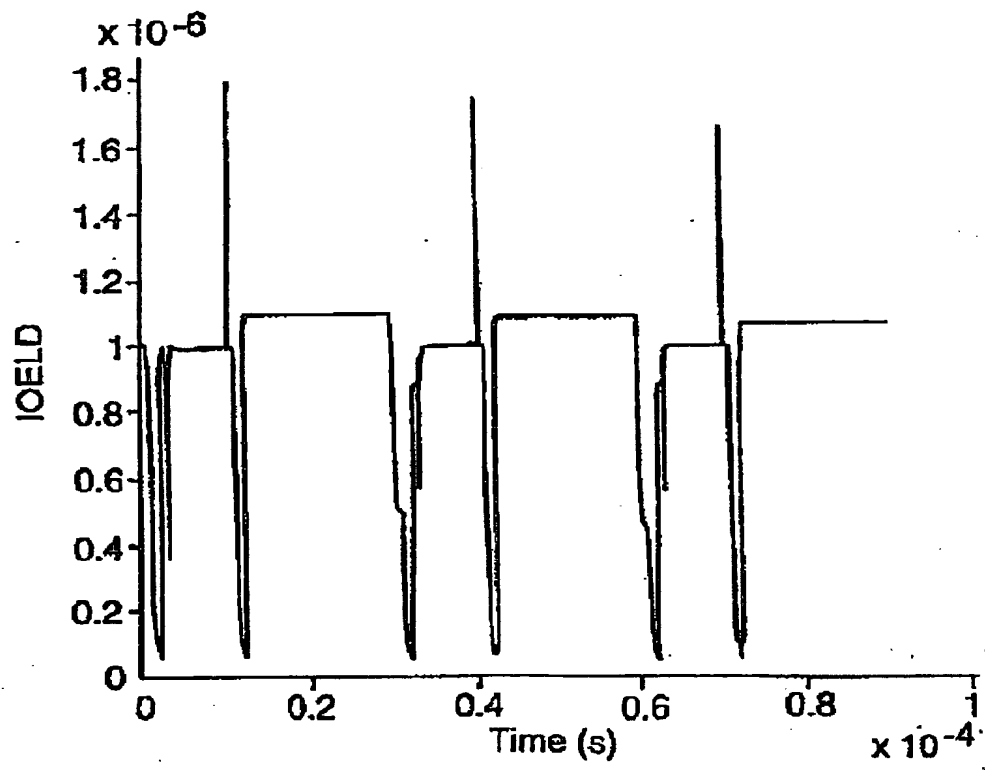
Assumption
 T_2 next to T_5
 $\rightarrow \Delta V_{12} = \Delta V_{15}$



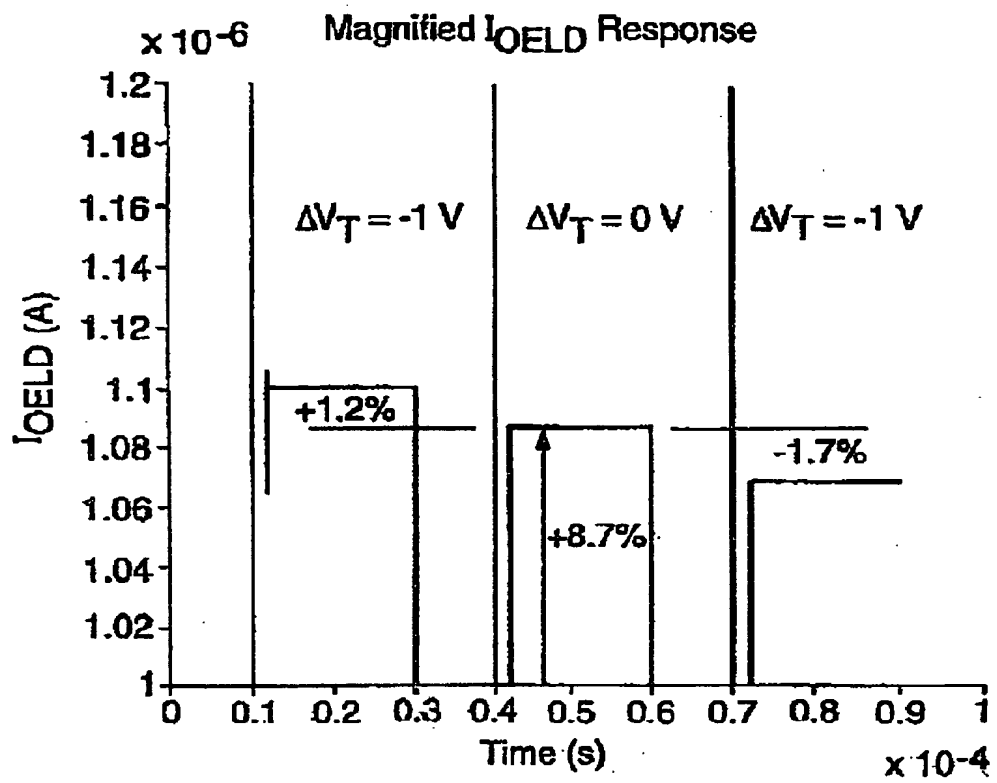
[Fig.8]



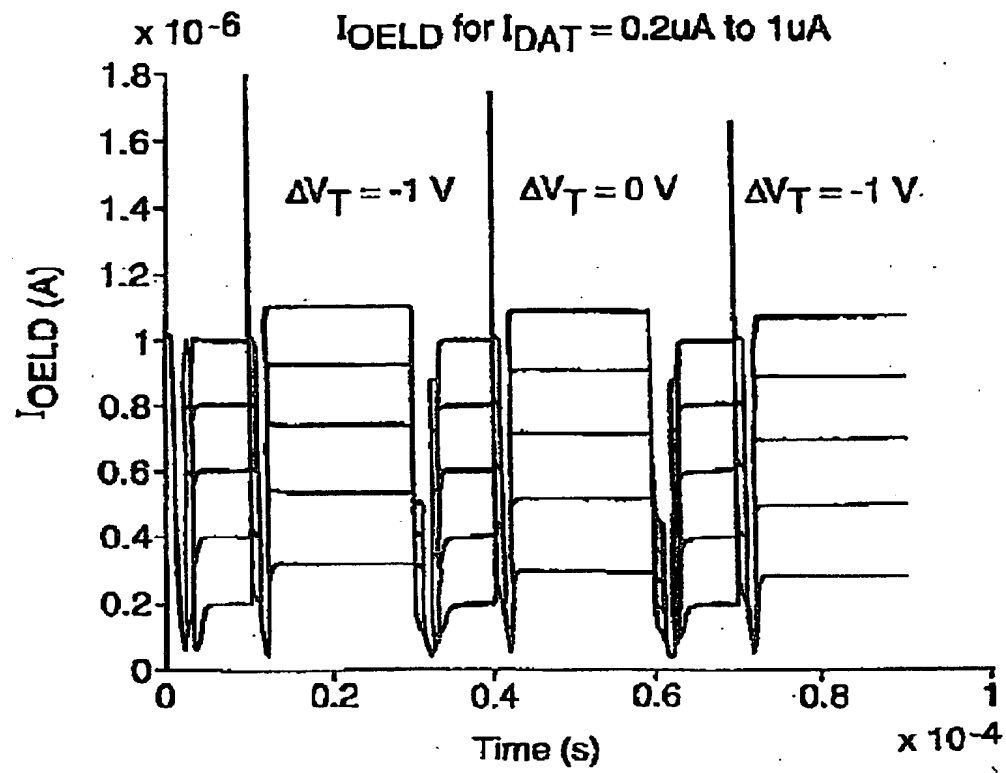
【Fig. 9】



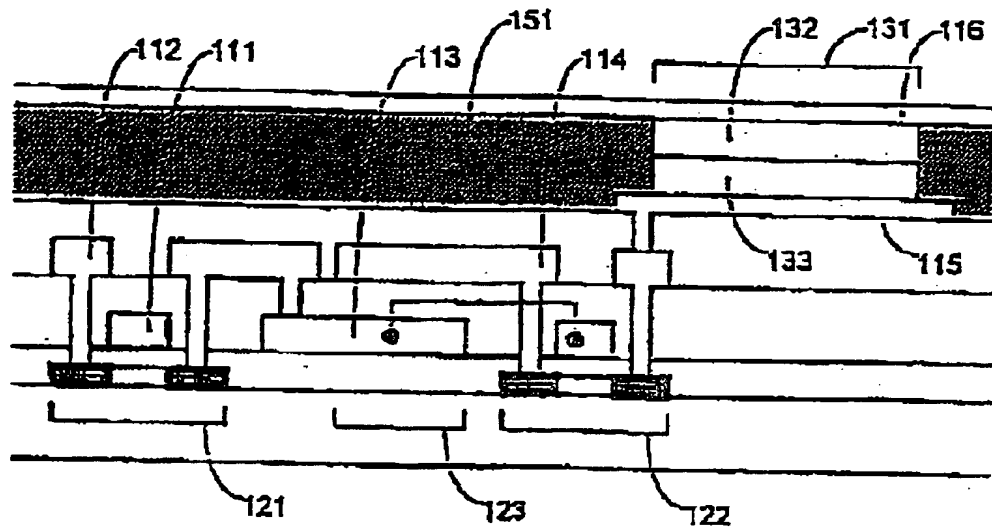
[Fig.10]



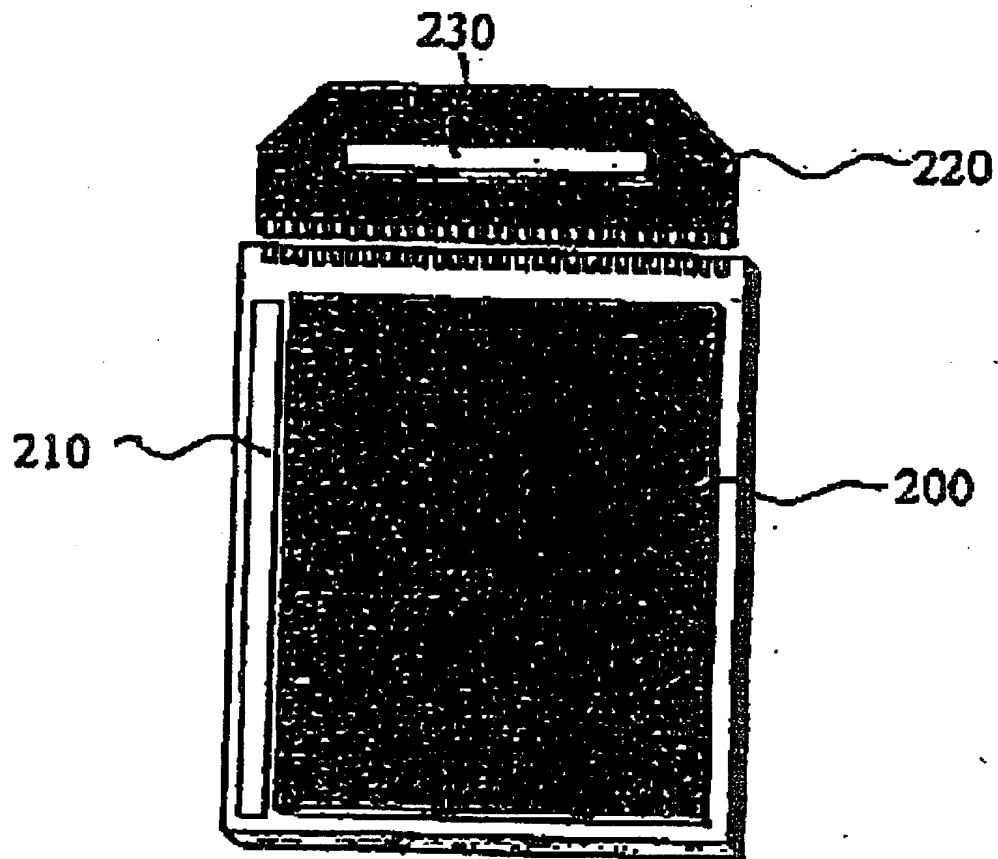
【Fig.11】



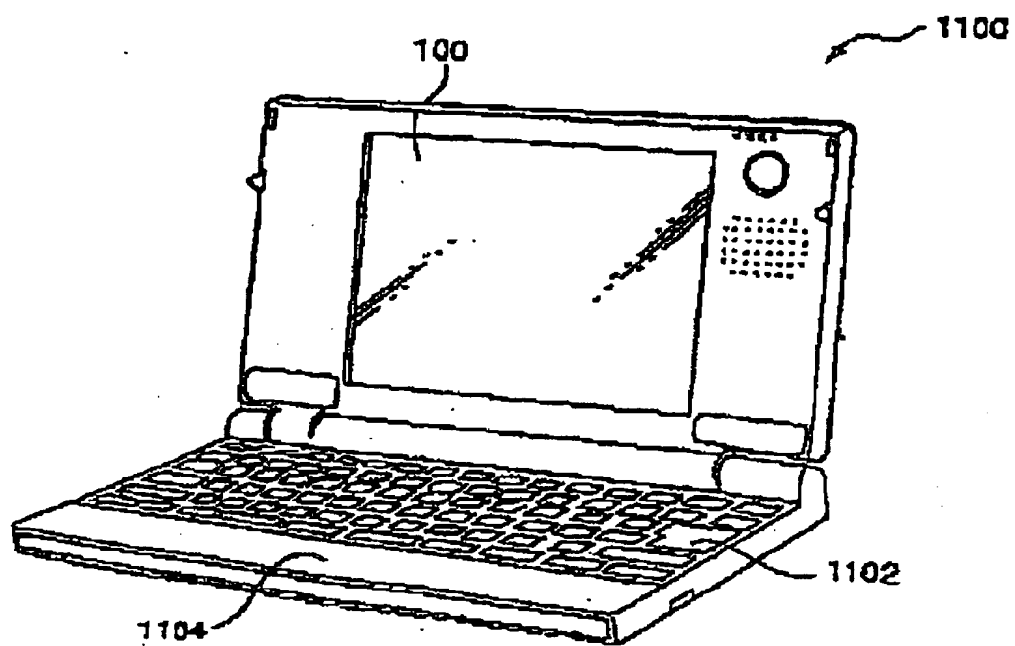
【Fig.12】



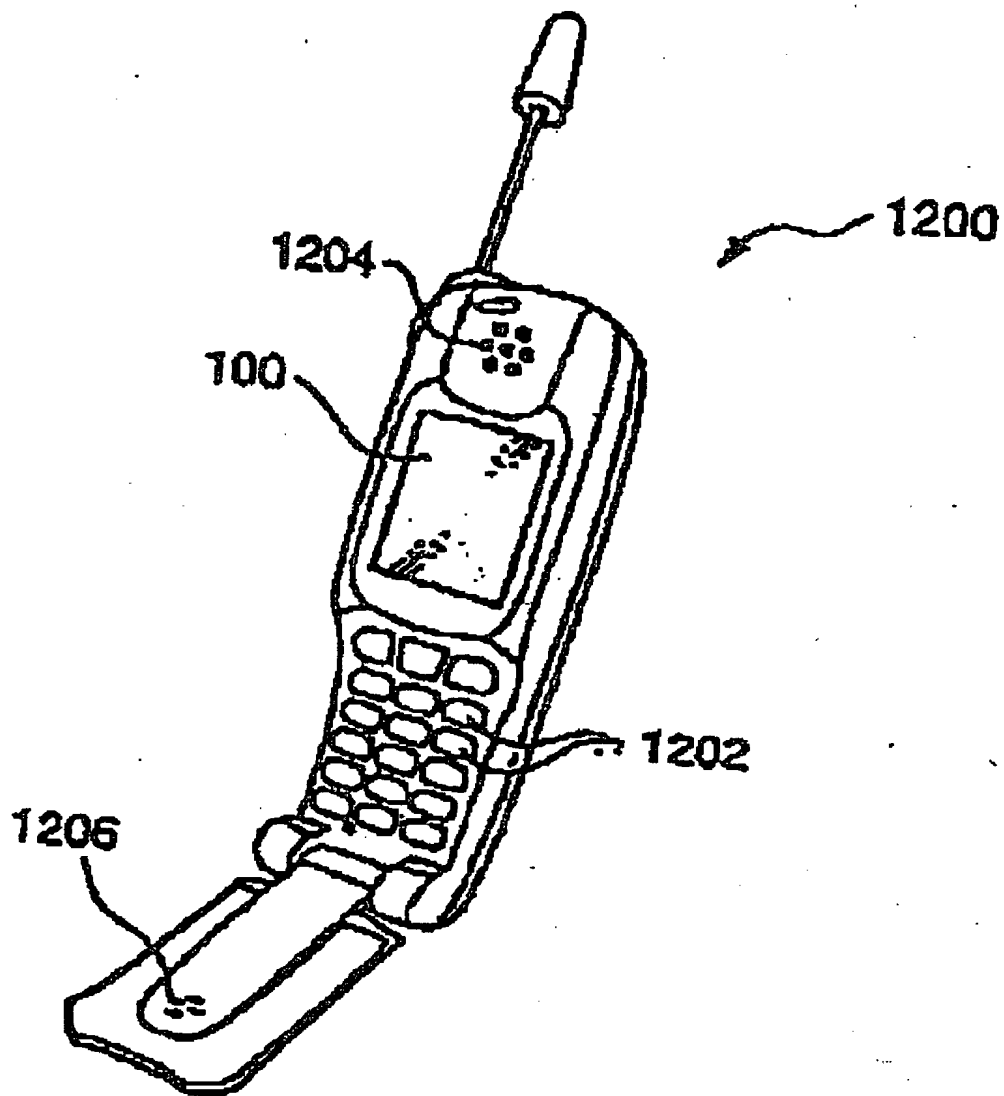
【Fig.13】



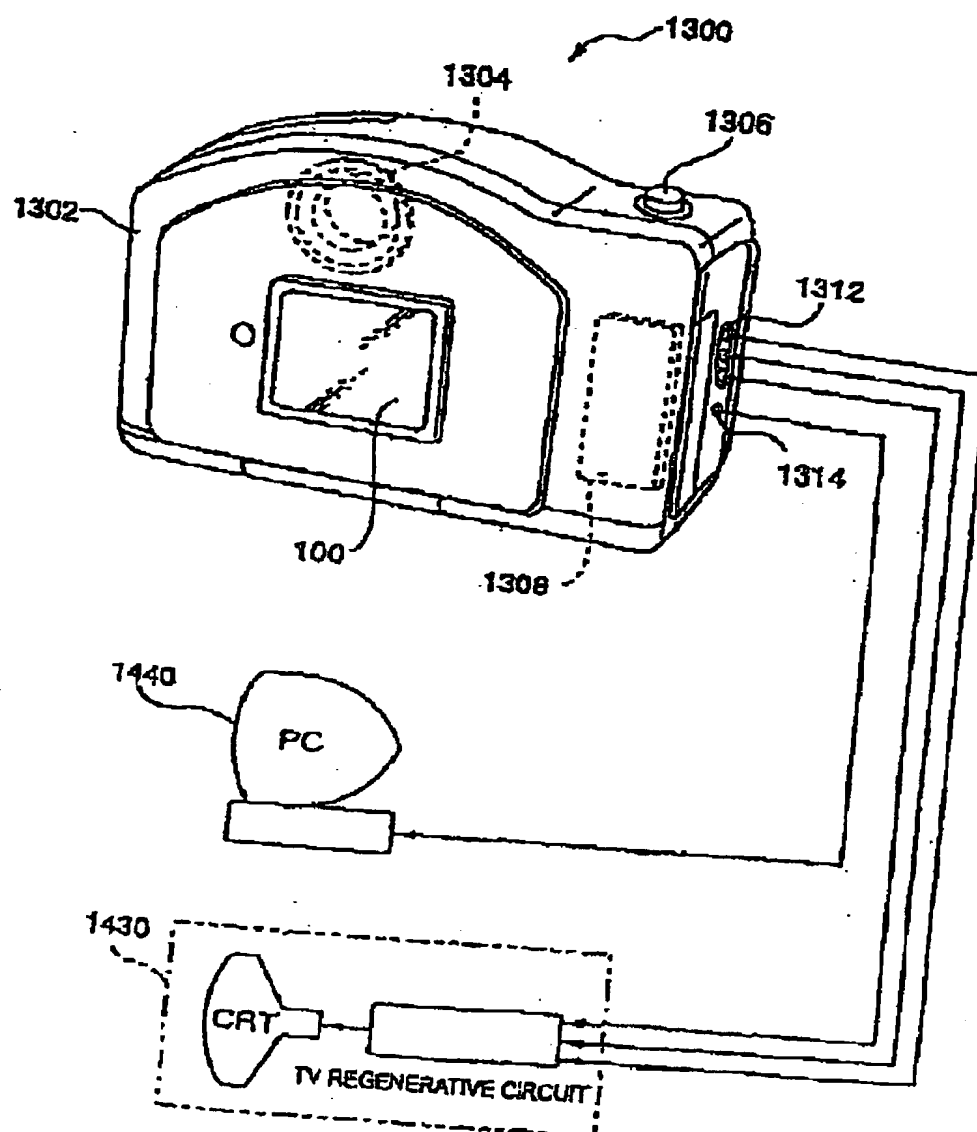
【Fig.14】



【Fig. 15】



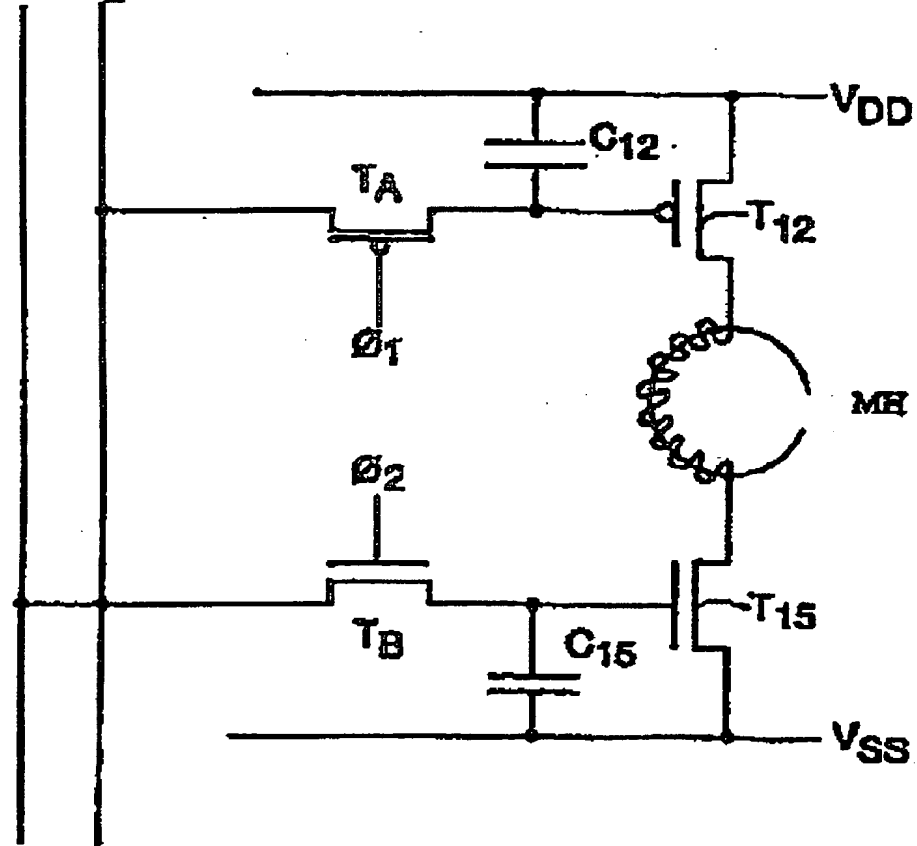
【Fig.16】



【Fig.17】

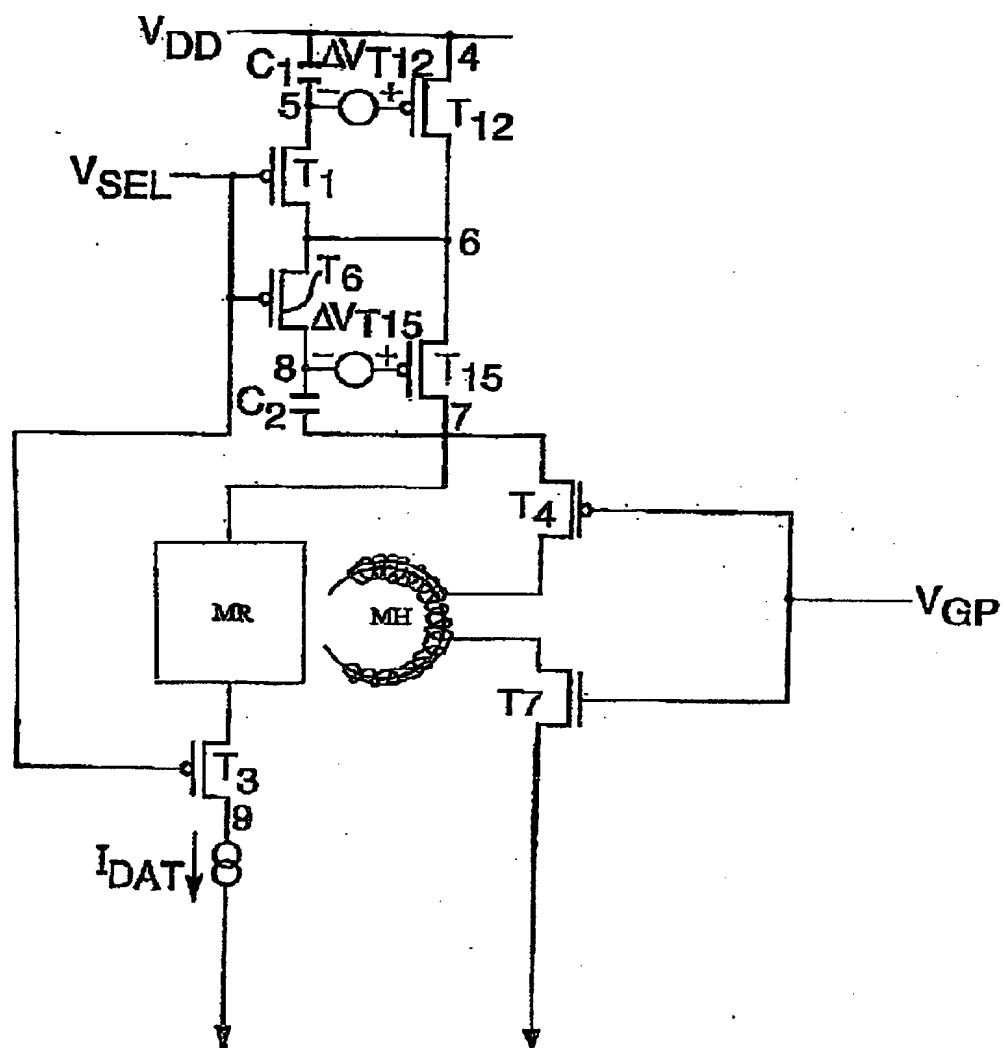
Data
Voltages

V₁ V₂



[illegible]

【Fig. 19】



1. ABSTRACT

A driver circuit comprises a p-channel transistor and an n-channel transistor connected as a complementary pair of transistors to provide analog control of the drive current for a current driven element, preferably an organic electroluminescent element (OEL element). The transistors, being of opposite channel, compensate for any variation in threshold voltage ΔV_T and therefore provide a drive current to the OEL element which is relatively independent of ΔV_T . The complementary pair of transistors can be applied to either voltage driving or current driving pixel driver circuits.

2. Representative Drawing

Figure 1